

S PN=JP 8044581

S1 1 PN=JP 8044581

?

T S1/9/1

1/9/1

DIALOG(R)File 351:Derwent WPI

(c) 2006 The Thomson Corporation. All rts. reserv.

0007549596 - Drawing available

WPI ACC NO: 1996-164229/199617

XRPX Acc No: N1996-137772

Programmable information processing appts. with self restoration function
e.g. computer - has recombination unit to reconstitute reserve logic
processing to become same as that of logic circuit composition based on
composition data

Patent Assignee: FUJITSU LTD (FUIT)

Inventor: FURUKAWA H; OGAWARA H

Patent Family (3 patents, 2 countries)

Patent Application

| Number | Kind | Date | Number | Kind | Date | Update |
|------------|------|----------|---------------|------|----------|----------|
| JP 8044581 | A | 19960216 | JP 1994178846 | A | 19940729 | 199617 B |
| US 5655069 | A | 19970805 | US 1995436525 | A | 19950508 | 199737 E |
| | | | US 1996693540 | A | 19960807 | |
| JP 3365581 | B2 | 20030114 | JP 1994178846 | A | 19940729 | 200308 E |

Priority Applications (no., kind, date): JP 1994178846 A 19940729

Patent Details

Number Kind Lan Pg Dwg Filing Notes

JP 8044581 A JA 34 31

US 5655069 A EN 48 31 Continuation of application US
1995436525

JP 3365581 B2 JA 35 Previously issued patent JP 08044581

Alerting Abstract JP A

The processing appts. consists of a logic processing part (1) that comprises of a logic constructor (1A) that realises a predetermined function. A reserve logic processing part (2) reproduces the predetermined function of the logic processing part. A data holder (3) holds a composition data of a logic processing part.

A fault detector (4) detects fault generation. A recombination unit (5) reconstitutes a reserve logic processing part based on composition data read from data holder during fault generation which is detected by fault detector.

USE/ADVANTAGE - In logic module and IC. Reduces size of appts. and cost.
Improves self restoration function. Improves reliability of device and degree of freedom of design.

Title Terms /Index Terms/Additional Words: PROGRAM; INFORMATION; PROCESS; APPARATUS; SELF; RESTORATION; FUNCTION; COMPUTER; UNIT; RECONSTITUTED; RESERVE; LOGIC; CIRCUIT; COMPOSITION; BASED; DATA

Class Codes

International Classification (Main): G06F-011/20

(Additional/Secondary): H03K-019/173

International Classification (+ Attributes)

IPC + Level Value Position Status Version

G06F-0011/20 A I R 20060101

G06F-0011/267 A I R 20060101

G06F-0011/20 C I R 20060101

G06F-0011/267 C I R 20061206

US Classification, Issued: 395182080, 395182010

File Segment: EPI;

DWPI Class: T01

Manual Codes (EPI/S-X): T01-G03

Original Publication Data by Authority

Japan

Publication No. JP 8044581 A (Update 199617 B)

Publication Date: 19960216

****INFORMATION PROCESSOR WITH SELF-REPAIRING FUNCTION****

Assignee: FUJITSU LTD (FUIT)

Inventor: OGAWARA HIDEKI

FURUKAWA HIROSHI

Language: JA (34 pages, 31 drawings)

Application: JP 1994178846 A 19940729 (Local application)

Original IPC: G06F-11/20(A)

Current IPC: G06F-11/20(A)

Publication No. JP 3365581 B2 (Update 200308 E)

Publication Date: 20030114

Language: JA (35 pages)

Application: JP 1994178846 A 19940729 (Local application)

Related Publication: JP 08044581 A (Previously issued patent)

Original IPC: G06F-11/20(A) H03K-19/173(B)

Current IPC: G06F-11/20(A) H03K-19/173(B)

United States

Publication No. US 5655069 A (Update 199737 E)

Publication Date: 19970805

****Apparatus having a plurality of programmable logic processing units for self-repair.****

Assignee: Fujitsu Limited, Kawasaki, JP (FUIT)

Inventor: Furukawa, Hiroshi, Kawasaki, JP

Ogawara, Hideki, Kawasaki, JP

Agent: Staas Halsey

Language: EN (48 pages, 31 drawings)

Application: US 1995436525 A 19950508 (Continuation of application)

US 1996693540 A 19960807 (Local application)

Priority: JP 1994178846 A 19940729

Original IPC: G06F-11/00(A)

Current IPC: G06F-11/20(R,A,I,M,EP,20060101,20051008,A)

G06F-11/20(R,I,M,EP,20060101,20051008,C)

G06F-11/267(R,I,M,EP,20060101,20051008,A)

G06F-11/267(R,I,M,EP,20060101,20051008,C)

Original US Class (main): 395182.08

Original US Class (secondary): 395182.01

Original Abstract: An information processing apparatus with programmable function and self-repair function which can deal with multiple troubles the information processing apparatus includes a logic processing unit formed of logic forming elements for realizing a predetermined function; spare logic processing units that can be reconfigured of logic forming elements to reproduce the predetermined function of the logic processing unit; a data holding unit for holding forming data in the logic processing unit; a fault detecting unit for detecting a fault occurrence in the logic processing unit; and a reconfiguring unit for reconfiguring the spare logic processing unit having a logic circuit configuration similar to the logic processing unit, based on configuration data read out of the data holding unit, when the fault detecting unit detects a fault occurrence. The information processing apparatus can automatically reconfigure the system to reproduce its original normal function of a faulty forming element.

Claim:

1. An information apparatus comprising:

- * a plurality of logic processing units, each logic processing unit being a logic circuit realizing a predetermined function, said logic circuit comprising a plurality of logic forming elements;
- * at least one spare unit comprising a plurality of configurable logic forming elements;
- * data holding means for holding logic circuit forming data of each of said logic processing units;
- * fault detecting means for detecting a fault occurrence in each of said logic processing units; and
- * reconfiguring means for reading said logic circuit forming data of the logic processing unit in which said fault detecting means detected a fault occurrence and for reconfiguring at least one of the plurality of configurable logic forming elements in said spare unit, based on said logic circuit forming data, so as to form a logic circuit similar to said logic processing unit having the fault occurrence.

?

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-44581

(43)公開日 平成8年(1996)2月16日

(51)Int.Cl.⁶

G 06 F 11/20

識別記号

310 F

府内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数28 OL (全34頁)

(21)出願番号 特願平6-178846

(22)出願日 平成6年(1994)7月29日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 小川原 英樹

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72)発明者 古川 博司

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 真田 有

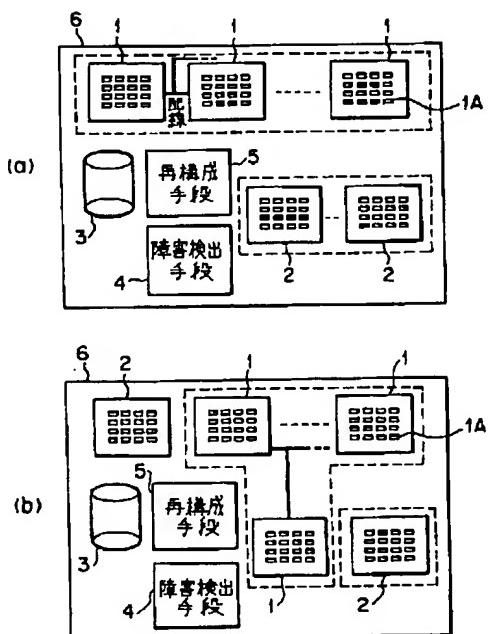
(54)【発明の名称】 自己修復機能付き情報処理装置

(57)【要約】

【目的】 本発明は、プログラミング可能な情報処理装置で、特に、自己修復機能をもつものに関し、障害に対してその構成要素を元来の正常な機能を再現できるように自動的に再構成することにより、多重障害に対応しつつ装置を小型化、低価格化することを目的とする。

【構成】 論理構成要素1Aにより構成され所定機能を実現する論理処理部1と、論理構成要素により再構成可能に構成され論理処理部1の所定機能を再現しうる予備論理処理部2と、論理処理部1の構成データを保持するデータ保持手段3と、論理処理部1での障害発生を検出する障害検出手段4と、障害検出手段4による障害発生検出時にデータ保持手段3から読み出した構成データに基づき予備論理処理部2を論理処理部1と同一の論理回路構成になるように再構成する再構成手段5とをそなえるように構成する。

第1の発明の原理 ブロック図



1

2

【特許請求の範囲】

【請求項 1】 複数の論理構成要素により論理回路として構成され、所定機能を実現する論理処理部がそなえられるとともに、

複数の論理構成要素により論理回路として再構成可能に構成され、各論理処理部の所定機能を再現しうる少なくとも一つの予備論理処理部がそなえられ、

該論理処理部における論理回路構成データを保持するデータ保持手段と、

該論理処理部での障害発生を検出する障害検出手段と、

該障害検出手段により該論理処理部での障害の発生を検出した場合、当該障害の発生した論理処理部についての論理回路構成データを該データ保持手段から読み出し、その論理回路構成データに基づいて、該予備論理処理部を、複数の論理構成要素により当該障害の発生した論理処理部と同一の論理回路構成になるように再構成する再構成手段とがそなえられていることを特徴とする、自己修復機能付き情報処理装置。

【請求項 2】 当該障害の発生した論理処理部における当該障害の発生要因にかかる論理構成要素を診断する論理構成要素診断手段がそなえられ、

該論理構成要素診断手段により診断された当該障害の発生要因にかかる論理構成要素を除いた論理構成要素からなる、当該障害の発生した論理処理部を、予備論理処理部として用いることを特徴とする、請求項 1 記載の自己修復機能付き情報処理装置。

【請求項 3】 該論理処理部が複数そなえられている場合、該予備論理処理部を、複数の該論理処理部のうちの特定の論理処理部と同一の論理回路構成に予め構成しておくことを特徴とする、請求項 1 記載の自己修復機能付き情報処理装置。

【請求項 4】 当該障害の発生した論理処理部に代えて該予備論理処理部を使用している代替使用情報を記憶する記憶手段がそなえられ、該予備論理処理部の代替使用以後の電源投入時もしくはリセット時には、該記憶手段の代替使用情報に基づいて、当該障害の発生した論理処理部に代えて該予備論理処理部を使用することを特徴とする、請求項 1 記載の自己修復機能付き情報処理装置。

【請求項 5】 未使用状態の予備論理処理部もしくは障害発生後の論理処理部に対する給電を禁止する給電禁止手段がそなえられていることを特徴とする、請求項 1 記載の自己修復機能付き情報処理装置。

【請求項 6】 該論理処理部が複数そなえられている場合、前記の障害検出手段および再構成手段が各論理処理部毎にそなえられる一方、前記のデータ保持手段および障害論理要素診断手段が複数の該論理処理部に対して共通にそなえられていることを特徴とする、請求項 1 記載の自己修復機能付き情報処理装置。

【請求項 7】 該論理構成要素が、論理回路の最小構成要素である論理セルであることを特徴とする、請求項 1

10

20

30

40

50

～6のいずれかに記載の自己修復機能付き情報処理装置。

【請求項 8】 該論理処理部および該予備論理処理部が、複数の該論理セルからなる論理モジュールであることを特徴とする、請求項 7 記載の自己修復機能付き情報処理装置。

【請求項 9】 該論理処理部および該予備論理処理部が、複数の該論理セルからなる論理モジュールを複数そなえてなる集積回路であることを特徴とする、請求項 7 記載の自己修復機能付き情報処理装置。

【請求項 10】 該論理処理部および該予備論理処理部が複数の集積回路からなるユニットであり、各集積回路が、複数の該論理セルからなる論理モジュールを複数そなえて構成されていることを特徴とする、請求項 7 記載の自己修復機能付き情報処理装置。

【請求項 11】 該論理処理部および該予備論理処理部が、複数の集積回路からなるユニットを複数そなえてなる情報処理器であり、各集積回路が、複数の該論理セルからなる論理モジュールを複数そなえて構成されていることを特徴とする、請求項 7 記載の自己修復機能付き情報処理装置。

【請求項 12】 複数の論理構成要素により論理回路として構成され、所定機能を実現する論理処理部がそなえられるとともに、

通常時には使用されない複数の予備論理構成要素がそなえられ、

該論理処理部における論理回路構成データを保持するデータ保持手段と、

該論理処理部での障害の発生を検出する障害検出手段と、

障害の発生した論理処理部における当該障害の発生要因にかかる論理構成要素を診断する障害論理要素診断手段と、

該障害検出手段により該論理処理部での障害の発生を検出した場合、当該障害の発生した論理処理部についての論理回路構成データを該データ保持手段から読み出し、その論理回路構成データに基づき、該予備論理構成要素と、該障害論理要素診断手段により診断された当該障害の発生要因にかかる論理構成要素を除いた論理構成要素とを用いて当該障害の発生した論理処理部と同一機能を再構成するための再構成データを算出する再構成データ計算手段と、

該再構成データ計算手段により算出された前記再構成データに基づいて、該論理処理部を、該予備論理構成要素と該障害論理要素診断手段により診断された当該障害の発生要因にかかる論理構成要素を除いた論理構成要素により当該障害の発生した論理処理部と同一機能を実現するように再構成する再構成手段とがそなえられていることを特徴とする、自己修復機能付き情報処理装置。

【請求項 13】 当該障害の発生要因にかかる論理構成

3

要素に代えて該予備論理構成要素を使用している代替使用情報を記憶する記憶手段がそなえられ、該予備論理構成要素の代替使用以後の電源投入時もしくはリセット時には、該記憶手段の代替使用情報に基づいて、当該障害の発生要因にかかる論理構成要素に代えて該予備論理構成要素を使用することを特徴とする、請求項12記載の自己修復機能付き情報処理装置。

【請求項14】 未使用状態の予備論理構成要素もしくは当該障害の発生要因にかかる論理構成要素に対する給電を禁止する給電禁止手段がそなえられていることを特徴とする、請求項12記載の自己修復機能付き情報処理装置。
10

【請求項15】 障害の発生に伴い該予備論理構成要素を再構成に使用した結果、該論理処理部の予備論理構成要素の数が一定の基準値以下となった場合に、その旨を通知する通知手段がそなえられていることを特徴とする、請求項12記載の自己修復機能付き情報処理装置。

【請求項16】 前記複数の予備論理構成要素が、該論理処理部内に予め設けられていることを特徴とする、請求項12記載の自己修復機能付き情報処理装置。
20

【請求項17】 該予備論理構成要素が、該論理処理部での障害の発生時に該再構成データ計算手段により算出された再構成データに応じて、該論理処理部の外部から追加されることを特徴とする、請求項12記載の自己修復機能付き情報処理装置。

【請求項18】 該論理処理部が複数そなえられている場合、該予備論理構成要素として、当該障害の発生した論理処理部以外の論理処理部における論理構成要素が用いられるることを特徴とする、請求項12記載の自己修復機能付き情報処理装置。
30

【請求項19】 複数の論理構成要素により論理回路として再構成可能に構成され、各論理処理部の所定機能を再現しうる少なくとも一つの予備論理処理部がそなえられ、該再構成データ計算手段による再構成データの算出が不能となった場合、該再構成手段が、当該再構成不能になった論理処理部についての論理回路構成データを該データ保持手段から読み出し、その論理回路構成データに基づいて、該予備論理処理部を、複数の論理構成要素により当該再構成不能になった論理処理部と同一の論理回路構成になるように再構成することを特徴とする、請求項12記載の自己修復機能付き情報処理装置。
40

【請求項20】 該論理処理部が複数そなえられている場合、該予備論理処理部を、複数の該論理処理部のうちの特定の論理処理部と同一の論理回路構成に予め構成しておくことを特徴とする、請求項19記載の自己修復機能付き情報処理装置。

【請求項21】 当該再構成不能になった論理処理部に代えて該予備論理処理部を用いている代替使用情報を記憶する記憶手段がそなえられ、該予備論理処理部の代替使用以後の電源投入時もしくはリセット時には、該記憶
50

手段の代替使用情報に基づいて、当該再構成不能になった論理処理部に代えて該予備論理処理部を使用することを特徴とする、請求項19記載の自己修復機能付き情報処理装置。

【請求項22】 未使用状態の予備論理処理部もしくは再構成不能後の論理処理部に対する給電を禁止する給電禁止手段がそなえられていることを特徴とする、請求項19記載の自己修復機能付き情報処理装置。

【請求項23】 該論理処理部が複数そなえられている場合、前記の障害検出手段および再構成手段が各論理処理部毎にそなえられる一方、前記のデータ保持手段、障害論理要素診断手段および再構成データ計算手段が複数の該論理処理部に対して共通にそなえられていることを特徴とする、請求項12記載の自己修復機能付き情報処理装置。

【請求項24】 該論理構成要素および該予備論理構成要素が、論理回路の最小構成要素である論理セルであることを特徴とする、請求項12～23のいずれかに記載の自己修復機能付き情報処理装置。

【請求項25】 該論理処理部が、複数の該論理セルからなる論理モジュールであることを特徴とする、請求項24記載の自己修復機能付き情報処理装置。

【請求項26】 該論理処理部が、複数の該論理セルからなる論理モジュールを複数そなえてなる集積回路であることを特徴とする、請求項24記載の自己修復機能付き情報処理装置。

【請求項27】 該論理処理部が複数の集積回路からなるユニットであり、各集積回路が、複数の該論理セルからなる論理モジュールを複数そなえて構成されていることを特徴とする、請求項24記載の自己修復機能付き情報処理装置。

【請求項28】 該論理処理部が、複数の集積回路からなるユニットを複数そなえてなる情報処理器であり、各集積回路が、複数の該論理セルからなる論理モジュールを複数そなえて構成されていることを特徴とする、請求項24記載の自己修復機能付き情報処理装置。

【発明の詳細な説明】

【0001】(目次)

産業上の利用分野

従来の技術(図31)

発明が解決しようとする課題

課題を解決するための手段(図1, 図2)

作用(図1, 図2)

実施例

- ・第1実施例の説明(図3～図8)
- ・第2実施例の説明(図9～図15)
- ・第3実施例の説明(図16, 図17)
- ・第4実施例の説明(図18, 図19)
- ・第5実施例の説明(図20, 図21)
- ・第6実施例の説明(図22, 図23)

5

- ・第7実施例の説明(図24、図25)
- ・第8実施例の説明(図26、図27)
- ・第9実施例の説明(図28~図30)

発明の効果

【0002】

【産業上の利用分野】本発明は、プログラミング可能な情報処理装置(例えば論理モジュール、集積回路、ユニット、情報処理器、計算機システム)に関し、特に、自己修復機能をもつ情報処理装置に関する。

【0003】

【従来の技術】近年、情報処理システムに対しその信頼性を高めることが要求されており、例えば障害発生時には情報処理システム自体がオペレータ等に頼ることなく復旧処理を行なえるようにして、信頼性を高めた情報処理システムが提案されている。このような情報処理システムとしては、システムの一部においてハードウェア障害が発生した場合においても、システム全体としての動作を止めることなく、障害部位の切り離しや代替回路の稼働等により、人手を介さないで障害の復旧が行なえるようにした自己修復機能を有するものがある。

【0004】上記の自己修復機能付き情報処理システムとしては、例えば、ホットスタンバイ方式に代表されるように、構成要素を多重化し主系で障害が発生した時に予備系へ切り替える方式によるもの他に、図31に示すような方式によるものが提案されている。即ち、この図31に示す自己修復機能付き情報処理システムは、例えば無停止型コンピュータに代表されるような高信頼情報処理装置にみられるものであり、この図31において、201はCPUボード、202はLANボード、203は回線ボードであり、これらはそれぞれプリント板ユニットにより構成される一方、複数のプリント板ユニットにより多重化して構成されている。

【0005】また、各プリント板ユニットは、複数の集積回路により、それぞれ、CPUボード201、LANボード202及び回線ボード203として機能するように構成されている。さらに、204はCPUボード201、LANボード202及び回線ボード203を相互に接続するバックプレーンボード、205はLANのトランシーバ、206は回線切替器、207は回線切替器206に接続された回線網である。

【0006】このような構成により、図31に示す自己修復機能付き情報処理システムにおいては、多重化された各プリント板ユニットのうち、一枚のプリント板ユニットを動作させ、動作中のプリント板ユニットが故障した場合には、そのプリント板ユニットの動作を停止させ、予備のプリント板ユニットを動作させて運転を継続することが行なわれる。

【0007】具体的には、1枚の回線ボード203が動作している際に、この動作中の回線ボード203に故障が発生した場合には、その回線ボード203の動作を停

6

止させ、回線切替器206により例えば予備の回線ボード203を動作させて運転を継続させている。

【0008】

【発明が解決しようとする課題】しかしながら、第1の方式による自己修復機能付き情報処理システムでは、システムの一構成要素としての集積回路一つが壊れただけでもあっても、システムごと切り替える必要があるため、現用系及び予備系としての情報処理システムをそなえなければならず、システムが大型で高価格になるという課題がある。

10

【0009】また、現用系の故障又は障害に基づいて、システムの運転が現用系から予備系に切り替わると、この現用系の故障は、予備系が継続して運転されている間に、人手により修理または交換を行なう必要があるため、現用系の修理中に予備系に障害が発生した場合(多重障害)に対応することができないという課題もある。

20

また、第2の方式による自己修復機能付き情報処理システムでは、集積回路一つが壊れてもシステムごと切り替える必要はないが、各プリント板ユニットを丸ごと二重化させる必要があり、システムの大型化を避けることができなかった。

【0010】このため、解決策として、記憶回路における交替メモリや、磁気ディスク装置における代替セクタ領域を用意する方式に代表されるように、小さな単位で故障箇所を予備部分に置き換える方式が考えられるが、この方式では予備部分を小型化できるという利点があるものの、予備部分はメモリや磁気ディスク等のメモリ機能を有する特定部分であり、メモリ機能を有しない他の部分で障害が発生した場合には代替とすることはできない課題がある。

30

【0011】特に、人工衛星等の隔離された空間で用いられるシステムでは、外部から部品の取替などの処置を施すことがほとんど不可能であり、このようなシステムについては、その内部のみで出来る限り自己修復を行なうことが望まれる。しかし、上述した第1および第2の方式では、修復に限界があり、ごく一部で故障が発生し、その他の多くの部分が正常な場合でも、システム毎あるいはユニット毎切り替えられるため、多くの正常な部分を全く利用することができなかった。

40

【0012】本発明は、このような課題に鑑み創案されたもので、情報処理装置におけるさまざまな構成要素の障害に対してその構成要素を元來の正常な機能を再現できるよう自動的に再構成することにより、多重障害に対応しつつ装置を小型化、低価格化した、自己修復機能付き情報処理装置を提供することを目的とする。

【0013】

【課題を解決するための手段】図1(a)、(b)は第1の発明の原理ブロック図であり、図1(a)は障害発生時の情報処理装置6を示すものであり、図1(b)は同図(a)での障害が復旧した時の情報処理装置6を示

7

すものである。また、この図1(a), (b)に示す情報処理装置6は、論理処理部1, 予備論理処理部2, データ保持手段3, 障害検出手段4及び再構成手段5をそなえている。

【0014】ここで、論理処理部1は、複数の論理構成要素1Aにより論理回路として再構成可能に構成されているものであり、予備論理処理部2は、複数の論理構成要素1Aにより論理回路として再構成可能に構成され、各論理処理部1の所定機能を再現しうるもので、この予備論理処理部2は少なくとも一つそなえられている。また、データ保持手段3は、論理処理部1における論理回路構成データを保持するものであり、障害検出手段4は、論理処理部1での障害発生を検出するものである。

【0015】さらに、5は再構成手段であり、この再構成手段5は、障害検出手段4により論理処理部1での障害の発生を検出した場合、当該障害の発生した論理処理部1についての論理回路構成データをデータ保持手段3から読み出し、その論理回路構成データに基づいて、予備論理処理部2を、複数の論理構成要素1Aにより当該障害の発生した論理処理部1と同一の論理回路構成になるように再構成するものである(請求項1)。

【0016】また、当該障害の発生した論理処理部1における当該障害の発生要因にかかる論理構成要素1Aを診断する論理構成要素診断手段がそなえられ、論理構成要素診断手段により診断された当該障害の発生要因にかかる論理構成要素を除いた論理構成要素1Aからなる、当該障害の発生した論理処理部を、予備論理処理部2として用いることができる(請求項2)。

【0017】さらに、論理処理部1が複数そなえられている場合、予備論理処理部2を、複数の論理処理部1のうちの特定の論理処理部1と同一の論理回路構成に予め構成しておくこともできる(請求項3)。また、当該障害の発生した論理処理部1に代えて予備論理処理部2を使用している代替使用情報を記憶する記憶手段がそなえられ、予備論理処理部2の代替使用以後の電源投入時もしくはリセット時には、記憶手段の代替使用情報に基づいて、当該障害の発生した論理処理部1に代えて予備論理処理部2を使用することができる(請求項4)。

【0018】さらに、未使用状態の予備論理処理部2もしくは障害発生後の論理処理部1に対する給電を禁止する給電禁止手段をそなえることもできる(請求項5)。また、論理処理部1が複数そなえられている場合、障害検出手段4および再構成手段5が各論理処理部1毎にそなえられる一方、データ保持手段3および障害論理要素診断手段を複数の論理処理部1に対して共通にそなえることができる(請求項6)。

【0019】さらに、論理構成要素1Aを、論理回路の最小構成要素である論理セルとすることができる(請求項7)、この場合においては、論理処理部1および予備論理処理部2を、複数の論理セルからなる論理モジュール

10

20

30

40

50

としたり(請求項8)、複数の論理セルからなる論理モジュールを複数そなえてなる集積回路としたりすることができる(請求項9)。

【0020】また、この場合において、論理処理部1および予備論理処理部2を、複数の集積回路からなるユニットとし、各集積回路を、複数の論理セルからなる論理モジュールを複数そなえて構成することができるほか(請求項10)、論理処理部1および予備論理処理部2を、複数の集積回路からなるユニットを複数そなえてなる情報処理器とし、各集積回路を、複数の論理セルからなる論理モジュールを複数そなえて構成することができる(請求項11)。

【0021】図2(a), (b)は第2の発明の原理ブロック図であり、図2(a)は障害発生時の情報処理装置14を示すものであり、図2(b)は同図(a)での障害が復旧した時の情報処理装置14を示すものである。ここで、13は論理処理部であり、この論理処理部13は、複数の論理構成要素7Aにより論理回路として構成され、所定機能を実現するものであり、7Bは複数の予備論理構成要素であり、この予備論理構成要素7Bは通常時には使用されないようになっている。

【0022】また、8はデータ保持手段であり、このデータ保持手段8は、論理処理部13における論理回路構成データを保持するものである。さらに、9は障害検出手段であり、この障害検出手段9は、論理処理部13での障害の発生を検出するものである。また、10は障害論理要素診断手段であり、この障害論理要素診断手段10は、障害の発生した論理処理部13における当該障害の発生要因にかかる論理構成要素7Aを診断するものである。

【0023】11は再構成データ計算手段であり、この再構成データ計算手段11は、障害検出手段9により論理処理部13での障害の発生を検出した場合、当該障害の発生した論理処理部13についての論理回路構成データをデータ保持手段8から読み出し、その論理回路構成データに基づき、予備論理構成要素7Bと、障害論理要素診断手段10により診断された当該障害の発生要因にかかる論理構成要素7Aを除いた論理構成要素とを用いて当該障害の発生した論理処理部13と同一機能を再構成するための再構成データを算出するものである。

【0024】さらに、12は再構成手段であり、この再構成手段12は、再構成データ計算手段11により算出された再構成データに基づいて、論理処理部13を、予備論理構成要素7Bと障害論理要素診断手段10により診断された当該障害の発生要因にかかる論理構成要素7Aを除いた論理構成要素とにより当該障害の発生した論理処理部13と同一機能を実現するように再構成するものである(請求項12)。

【0025】また、当該障害の発生要因にかかる論理構成要素7Aに代えて予備論理構成要素7Bを使用してい

る代替使用情報を記憶する記憶手段がそなえられ、予備論理構成要素7Bの代替使用以後の電源投入時もしくはリセット時には、記憶手段の代替使用情報に基づいて、当該障害の発生要因にかかる論理構成要素7Aに代えて予備論理構成要素7Bを使用することができる（請求項13）。

【0026】さらに、未使用状態の予備論理構成要素7Bもしくは当該障害の発生要因にかかる論理構成要素7Aに対する給電を禁止する給電禁止手段をそなえることもできる（請求項14）。また、障害の発生に伴い予備論理構成要素7Bを再構成に使用した結果、論理処理部13の予備論理構成要素7Bの数が一定の基準値以下となった場合に、その旨を通知する通知手段をそなえることができる（請求項15）。

【0027】さらに、複数の予備論理構成要素7Bを、論理処理部13内に予め論理構成要素7Aと同等の機能に構成してから設けてもよいし（請求項16）、論理処理部13での障害の発生時に再構成データ計算手段11により算出された再構成データに応じて、論理処理部13の外部から追加するように構成してもよい（請求項17）。

【0028】また、論理処理部13が複数そなえられている場合、予備論理構成要素7Bとして、当該障害の発生した論理処理部13以外の論理処理部13における論理構成要素7Aを用いることができる（請求項18）。さらに、複数の論理構成要素7Aにより論理回路として再構成可能に構成され、各論理処理部13の所定機能を再現しうる少なくとも一つの予備論理処理部がそなえられ、再構成データ計算手段11による再構成データの算出が不能となった場合、再構成手段12が、当該再構成不能になった論理処理部13についての論理回路構成データをデータ保持手段8から読み出し、その論理回路構成データに基づいて、予備論理処理部を、複数の論理構成要素7Aにより当該再構成不能になった論理処理部13と同一の論理回路構成になるように再構成してもよい（請求項19）。

【0029】この場合において、論理処理部13が複数そなえられている場合、予備論理処理部を、複数の論理処理部13のうちの特定の論理処理部13と同一の論理回路構成に予め構成しておくことができる（請求項20）。また、当該再構成不能になった論理処理部13に代えて予備論理処理部を用いている代替使用情報を記憶する記憶手段がそなえられ、予備論理処理部の代替使用以後の電源投入時もしくはリセット時には、記憶手段の代替使用情報に基づいて、当該再構成不能になった論理処理部13に代えて予備論理処理部を使用することもできる（請求項21）。

【0030】さらに、未使用状態の予備論理処理部もしくは再構成不能後の論理処理部13に対する給電を禁止する給電禁止手段をそなえることもできる（請求項2

2）。また、論理処理部13が複数そなえられている場合、障害検出手段9および再構成手段12が各論理処理部13毎にそなえられる一方、データ保持手段8、障害論理要素診断手段10および再構成データ計算手段11を複数の論理処理部13に対して共通にそなえることができる（請求項23）。

【0031】さらに、論理構成要素7Aおよび予備論理構成要素7Bを、論理回路の最小構成要素である論理セルとすることができ（請求項24）、この場合においては、論理処理部13を、複数の論理セルからなる論理モジュールとしたり（請求項25）、複数の論理セルからなる論理モジュールを複数そなえてなる集積回路とすることができる（請求項26）。

【0032】また、論理処理部13が複数の集積回路からなるユニットであり、各集積回路を、複数の論理セルからなる論理モジュールを複数そなえて構成することができるほか（請求項27）、論理処理部13が、複数の集積回路からなるユニットを複数そなえてなる情報処理器であり、各集積回路を、複数の論理セルからなる論理モジュールを複数そなえて構成することができる（請求項28）。

【0033】

【作用】上述の図1（a）、（b）に示す第1の発明の自己修復機能付き情報処理装置では、論理処理部1においては、複数の論理構成要素1Aにより論理回路として構成され、それぞれ所定機能を実現しており、また、予備論理処理部2は、複数の論理構成要素1Aにより論理回路として再構成可能に構成され、各論理処理部1の所定機能を再現することができる一方、データ保持手段3においては、論理処理部1における論理回路構成データを保持している。

【0034】障害検出手段4において、論理処理部1での障害発生を検出すると（図1（a）参照）、再構成手段5により、当該障害の発生した論理処理部1についての論理回路構成データをデータ保持手段3から読み出し、その論理回路構成データに基づいて、予備論理処理部2を、複数の論理構成要素1Aにより当該障害の発生した論理処理部1と同一の論理回路構成になるように再構成することにより、当該障害を復旧させることができる（図1（b）参照、請求項1）。

【0035】また、論理構成要素診断手段により、当該障害の発生した論理処理部1における当該障害の発生要因にかかる論理構成要素1Aを診断する一方、診断された当該障害の発生要因にかかる論理構成要素1Aを除いた論理構成要素1Aからなる、当該障害の発生した論理処理部を、予備論理処理部2として用いることができるので、次回の障害発生に際しては、これを用いて再構成処理を行なえる（請求項2）。

【0036】さらに、論理処理部1が複数そなえられている場合、予備論理処理部2を、複数の論理処理部1の

11

うちの特定の論理処理部1と同一の論理回路構成に予め構成しておくことにより、特定の論理処理部1における障害発生の検出時には、データ保持手段3からの論理回路構成データの読み出しや再構成手段5による再構成を行なうことなく、その特定の論理処理部1を予備論理処理部2に切り換えるだけで修復可能である(請求項3)。

【0037】また、予備論理処理部2の代替使用以後の電源投入時もしくはリセット時には、記憶手段の代替使用情報に基づいて、当該障害の発生した論理処理部1に代えて予備論理処理部2を使用することにより、再度、再構成手段5による論理回路の再構成処理を行なう必要がない(請求項4)。さらに、給電禁止手段により、未使用状態の予備論理処理部2もしくは障害発生後の論理処理部1に対する給電を禁止することで、電力消費を抑制することができる(請求項5)。

【0038】また、論理処理部1が複数そなえられている場合、障害検出手段4および再構成手段5を各論理処理部1毎にそなえる一方、データ保持手段3および障害論理要素診断手段が複数の論理処理部1に対して共通にそなえることにより、装置の構成を簡素化できる(請求項6)。さらに、論理構成要素1Aを、論理回路の最小構成要素である論理セルとすることができる(請求項7)、この場合においては、論理処理部1および予備論理処理部2を、複数の論理セルからなる論理モジュールとしたり(請求項8)、複数の論理セルからなる論理モジュールを複数そなえてなる集積回路としながら、障害に対する復旧を行なうことができる(請求項9)。

【0039】また、この場合において、論理処理部1および予備論理処理部2を、複数の集積回路からなるユニットとし、各集積回路を、複数の論理セルからなる論理モジュールを複数そなえて構成しながら、障害に対する復旧を行なったり(請求項10)、論理処理部1および予備論理処理部2を、複数の集積回路からなるユニットを複数そなえてなる情報処理器とし、各集積回路を、複数の論理セルからなる論理モジュールを複数そなえて構成しながら、障害に対する復旧を行なうことができる(請求項11)。

【0040】また、上述の図2(a), (b)に示す第2の発明の自己修復機能付き情報処理装置では、論理処理部13が、複数の論理構成要素7Aにより論理回路として構成され、所定機能を実現している。なお、複数そなえた予備論理構成要素7Bは通常時には使用されず、また、データ保持手段8では論理処理部13における論理回路構成データを保持している。

【0041】さらに、障害検出手段9では論理処理部13での障害の発生を検出し、障害論理要素診断手段10では障害の発生した論理処理部13における当該障害の発生要因にかかる論理構成要素7Aを診断する。また、障害検出手段9により論理処理部13での障害の発生を

10

20

30

40

50

12

検出した場合(図2(a)参照)、再構成データ計算手段11において、当該障害の発生した論理処理部13についての論理回路構成データをデータ保持手段8から読み出し、その論理回路構成データに基づき、予備論理構成要素7Bと、障害論理要素診断手段10により診断された当該障害の発生要因にかかる論理構成要素7Aを除いた論理構成要素とを用いて当該障害の発生した論理処理部13と同一機能を再構成するための再構成データを算出する。

【0042】そして、再構成手段12により、再構成データ計算手段11により算出された前記再構成データに基づいて、論理処理部13を、予備論理構成要素7Bと障害論理要素診断手段10により診断された当該障害の発生要因にかかる論理構成要素7Aを除いた論理構成要素とにより当該障害の発生した論理処理部13と同一機能を実現するように再構成することにより、当該障害を復旧させることができる(図2(b)参照、請求項12)。

【0043】また、予備論理構成要素7Bの代替使用以後の電源投入時もしくはリセット時には、記憶手段の代替使用情報に基づいて、当該障害の発生要因にかかる論理構成要素7Aに代えて予備論理構成要素7Bを使用することにより、再度、再構成手段12による再構成処理を行なう必要がない(請求項13)。さらに、給電禁止手段により、未使用状態の予備論理構成要素7Bもしくは当該障害の発生要因にかかる論理構成要素7Aに対する給電を禁止し、電力消費を抑制することができる(請求項14)。

【0044】また、障害の発生に伴い予備論理構成要素7Bを再構成に使用した結果、論理処理部13の予備論理構成要素7Bの数が一定の基準値以下となった場合には、通知手段によりその旨を通知することができる(請求項15)。さらに、図1(a), (b)では、複数の予備論理構成要素7Bを、論理処理部13内に予め設けているが(請求項16)、予備論理構成要素7Bを、論理処理部13での障害の発生時に再構成データ計算手段11により算出された再構成データに応じて、論理処理部13の外部から追加することにより、論理処理部13の構成を簡素化できる(請求項17)。

【0045】また、論理処理部13が複数そなえられている場合、予備論理構成要素7Bとして、当該障害の発生した論理処理部13以外の論理処理部13における論理構成要素7Aを用いて、再構成を行なうこともできる(請求項18)。さらに、複数の論理構成要素7Aにより論理回路として再構成可能に構成され、各論理処理部13の所定機能を再現しうる少なくとも一つの予備論理処理部をそなえておき、再構成データ計算手段11による再構成データの算出が不能となった場合には、再構成手段12により、当該再構成不能になった論理処理部13についての論理回路構成データをデータ保持手段8か

13

ら読み出し、その論理回路構成データに基づいて、予備論理処理部を、複数の論理構成要素7Aにより当該再構成不能になった論理処理部13と同一の論理回路構成になるように再構成することにより、当該障害を復旧させることができる(請求項19)。

【0046】この場合において、論理処理部13が複数そなえられている場合、予備論理処理部を、複数の論理処理部13のうちの特定の論理処理部13と同一の論理回路構成に予め構成しておくことにより、特定の論理処理部13が再構成不能になった場合、データ保持手段8からのデータの読出や再構成手段12による再構成を行なうことなく、その特定の論理処理部13を予備論理処理部に切り換えるだけで修復可能である(請求項20)。

【0047】また、予備論理処理部の代替使用以後の電源投入時もしくはリセット時には、記憶手段の代替使用情報に基づいて、当該再構成不能になった論理処理部13に代えて予備論理処理部を使用することにより、再度、再構成手段12による論理回路の再構成処理を行なう必要がない(請求項21)。さらに、給電禁止手段により、未使用状態の予備論理処理部もしくは再構成不能後の論理処理部13に対する給電を禁止することにより、電力消費を抑制することができる(請求項22)。

【0048】また、論理処理部13が複数そなえられている場合、障害検出手段9および再構成手段12を各論理処理部13毎にそなえる一方、データ保持手段8、障害論理要素診断手段10および再構成データ計算手段11を複数の論理処理部13に対して共通にそなえることにより、装置の構成を簡素化できる(請求項23)。さらに、論理構成要素7Aおよび予備論理構成要素7Bを、論理回路の最小構成要素である論理セルとすることができる(請求項24)、この場合においては、論理処理部13を、複数の論理セルからなる論理モジュールとしたり(請求項25)、複数の論理セルからなる論理モジュールを複数そなえてなる集積回路として、当該障害の復旧を行なうことができる(請求項26)。

【0049】また、論理処理部13が複数の集積回路からなるユニットであり、各集積回路を、複数の論理セルからなる論理モジュールを複数そなえて構成したり(請求項27)、論理処理部13が、複数の集積回路からなるユニットを複数そなえてなる情報処理器であり、各集積回路を、複数の論理セルからなる論理モジュールを複数そなえて構成することにより、当該障害の復旧を行なうことができる(請求項28)。

【0050】

【実施例】

(a) 第1実施例の説明

図3は本発明の第1実施例にかかる自己修復機能付き情報処理装置の概略を示すブロック図であり、この図3に示す情報処理装置(情報処理システム)は、例えば科学

14

観測を行なうような人工衛星に搭載されるものである。

【0051】ここで、この図3に示す情報処理装置は、マイクロプロセッサユニット(MPU)20、障害検出手段21、再構成データ保持機構22、アダプタ23、コマンド管制装置24、メモリ25、DSP(デジタルシグナルプロセッサー)部26、DMA(ダイレクトメモリアクセス)コントローラ27、タイマ28及びアダプタ群29をそなえて構成され、DSP部26はDSP用メモリ26Aをそなえている。また、MPU20は、情報処理装置全体にわたる処理と統括制御するものであり、アダプタ23及びコマンド管制装置24を経由して通信系と接続される一方、DSP(デジタルシグナルプロセッサー)部26を経由して観測系と接続され、アダプタ群29を経由してデータレコーダ、姿勢制御系、電源供給系と接続されている。

【0052】なお、上述の通信系、観測系、データレコーダ、姿勢制御系及び電源供給系は、ともに、この図3においては図示されていない。ところで、アダプタ23、メモリ25、DSP部26、DMAコントローラ27、タイマ28、及びアダプタ群29は再プログラミング可能な論理回路、例えば、FPGA(フィールド・プログラマブル・ゲート・アレイ)を複数個使用して構成されている。

【0053】ここで、FPGAとは、ユーザの手元で機能を定義することができるASIC(Application Specific Integrated Circuit)であって、十分な集積度を有するものである。また、FPGAは、複数の論理セルからなり、プログラミングによりこれらの論理セルを組み合わせることで各種機能を実現できるようになっている。

【0054】近年、電子回路の集積度向上のための研究、開発によって、多くの電子システムの技術特性が改善されているが、このFPGAについても、論理アーキテクチャにおける飛躍的な進歩の結果、ユーザ自身が開発を行なうことができるようになっている。また、FPGAは、集積度が高いというカスタムVLSIの利点と、設計、生産、市場に出すまでの期間が短時間で済むという標準ICの利点とを兼ね備えており、ユーザがプログラミングするという柔軟性が得られることにより、デザインの変更や生産数量の変動に対するリスクを大幅に減少できるようになっている。

【0055】本実施例において各FPGAは、衛星打ち上げ前に予め所定の各機能を実現するようにFPGAをプログラムされている。このFPGAにより、本衛星が軌道投入後であっても、MPU20の指示により内部の論理構成を再構成することができるようになっている。また、各々のFPGAはその内部に未使用の論理セルを残しており、それらを予備論理回路として使用するようになっている。

【0056】図4は本発明の第1実施例にかかる自己修

15

複機能付き情報処理装置の要部を詳細に示すブロック図であり、この図4に示す情報処理装置は、例えば複数の論理モジュールからなる集積回路により構成されている。ここで、34は複数のFPGA（フィールド・プログラマブル・ゲート・アレイ、論理処理部）であり、このFPGA34は複数の論理セル（論理構成要素）及び複数の予備論理セル（予備論理構成要素）により論理回路として再構成可能に構成されて所定機能を実現する論理モジュールであり、例えば前述の図3におけるDSP部26、DMAコントローラ27又はタイマ28としての機能を実現するようになっている。

【0057】ここで、論理セルとは論理回路の最小構成要素であり、集積回路とは、複数の論理モジュールを内包できるプログラミング可能なハードウェアの最小構成要素であり、論理モジュールとは、複数の論理セルにより構成されてあるまとまった機能を有するものである。また、障害検出回路（障害検出手段）21は、前述の図3における障害検出回路21に対応するもので、FPGA34において障害が発生した場合に障害検出信号を発生することにより、障害が発生したことをMPU20に通知するものである。

【0058】メモリ25についても、前述の図3におけるメモリ25に対応するもので、このメモリ25は、FPGA34における論理回路構成データを保持する再構成データ保持機構（データ保持手段）22を有するとともに、FPGA34に必要な予備論理セルの数の基準値を格納する領域59を有している。さらに、このメモリ25は、例えば図7に示すような、各FPGA34毎の論理セルに係る使用可能／不可能状態等が登録されている論理セルテーブル（記憶手段）25Aをそなえている。即ち、この論理セルテーブル25Aは、障害の発生要因にかかる論理セルに代えて予備論理セルを使用している代替使用情報を記憶するものであり、予備論理セルの代替使用以後の電源投入時もしくはリセット時には、記憶手段の代替使用情報に基づいて、当該障害の発生要因にかかる論理セルに代えて予備論理セルを使用することにより、所定機能を有するFPGA34を構成することができるようになっている。

【0059】57はスキャンチェック回路（障害論理要素診断手段）であり、このスキャンチェック回路57は、障害検出回路21からの障害検出信号を受けたMPU20の指示（スキャンチェック指示信号）により、FPGA34のスキャンチェックを行なうことにより、障害の発生したFPGA34における当該障害の発生要因にかかる論理セルを診断し特定するものであり、診断結果（例えば図5（a）、（b）に示す論理セル36が障害発生論理セルである旨）はMPU20に障害報告信号として通知されるようになっている。

【0060】また、MPU20は情報処理装置全体にわたる処理を統括制御するものである。具体的には、障害

10

20

30

40

16

検出回路21によりFPGA34での障害の発生を検出した場合、当該障害の発生したFPGA34についての論理回路構成データをメモリ25の再構成データ保持機構22から読み出し、その論理回路構成データに基づき、予備論理セルと、スキャンチェック回路57により診断された当該障害の発生要因にかかる論理セルを除いた論理セルとを用いて当該障害の発生したFPGA34と同一機能を再構成するための再構成データを算出する再構成データ計算手段35としての機能を有し、また、障害の発生したFPGA34を再構成するために、このFPGA34をリセットするリセット信号をも出力するようになっている。

【0061】ところで、上述の再構成データ計算手段35において算出された再構成データは、例えば図8に示すような構成を有している。また、予備論理セルの残数が5パーセント程度未満においては、再構成データの計算は失敗することがあるため、上記のメモリ25の基準値格納領域59に格納されている予備論理セル数の基準値は、FPGA34における論理セル全体の数の例えれば10%に設定されている。従って、MPU20の制御により、予備論理セルの残数を5パーセント程度未満となるないようにしているので、再構成データの計算の失敗を防止することができるようになっている。

【0062】再構成機構（再構成手段）30は、MPU20により算出された再構成データに基づいて、FPGA34を、予備論理セルとスキャンチェック回路57により診断された当該障害の発生要因にかかる論理セルを除いた論理セルとにより当該障害の発生したFPGA34と同一機能を実現するように再構成するものであり、再構成実行部52とシリアルメモリ58とをそなえている。

【0063】ここで、シリアルメモリ58は、MPU20において算出された再構成データを並列データで入力され、FPGA34からの読み出しクロックにより、再構成データをシリアルデータ（ピットストリームデータ）に変換してFPGA34へ供給するものである。また、再構成実行部52は、FPGA34上にそなえられ、シリアルメモリ58からの再構成データに基づき、予備論理セルと障害の発生要因にかかる論理セルを除いた論理セルとにより論理回路を再構成するものである。

【0064】例えば、図5（a）に示すような、論理セル38が実線（A）により接続されて論理回路として構成されるFPGA34において障害が検出された場合においては、MPU20は、スキャンチェック回路57に対して、点線（B）で示すようなスキャンバスによるスキャンチェックを行なう旨の指示を行なうようになっている。これにより、スキャンチェック回路57によるスキャンチェック結果から、論理セル38のうち、障害の発生要因にかかる論理セル36が特定されるようになっている。

50

17

【0065】そして、再構成機構30においては、図5(b)に示すように、障害の発生要因にかかる論理セル36を除いた論理セル及び予備論理セル37を用いて、実線(C)に示すように配線し直して前述の図5(a)に示す論理回路と同様の機能を有する論理回路を再構成するようになっているのである。また、MPU20は、FPGA34における未使用状態の予備論理セルもしくは障害の発生要因にかかる論理セルに対する給電を禁止する給電禁止手段32としての機能を有するとともに、障害の発生に伴って、再構成機構30の再構成処理によって、FPGA34の予備論理セルを再構成に使用した結果、FPGA34の予備論理セルの数がメモリ25に格納されている一定の基準値以下となった場合に、その旨を通信系に対してアラームを送出することにより通知する通知手段33としての機能をも有している。

【0066】上述の構成により、本発明の第1実施例にかかる自己修復機能付き情報処理装置の動作を、図6に示すフローチャートを用いて以下に説明する。即ち、障害検出回路21において、バスエラーの発生(ステップA1)、アクセスタイムアウト(ステップA2)又はウォッチドッグタイマエラー(ステップA3)により障害が検出されると、この障害検出回路21は、障害検出信号をMPU20に対して出力する。

【0067】MPU20においては、障害検出回路21からの障害検出信号を入力されると、検出された障害が、ソフトウェアによる対処ができるか否かを判断する(ステップA4)。ここで、ソフトウェアによる対処ができると判断された場合においては、当該障害用のエラー処理ルーチンによる処理が行なわれるが(ステップA4のYESルートからステップA5)、ソフトウェアによる対処ができないと判断された場合は、情報処理システムの動作を一時停止させる(ステップA6)。

【0068】次に、MPU20は、全てのFPGA34にわたって、スキャンチェック回路57によるスキャンチェックを行なうこと、スキャンチェック指示信号を出力して指示する(ステップA7～ステップA10)。即ち、FPGA34においては、スキャンチェック回路57からの信号(スキャンイン)を入力され(ステップA8)、例えば図5(a)における点線(B)で示すようなスキャンバスを経て信号(スキャンアウト)はスキャンチェック回路57に出力される。

【0069】スキャンチェック回路57においては、上記の信号(スキャンアウト)を入力され、スキャンチェックを行なうことにより(ステップA9)、障害の発生したFPGA34における当該障害の発生要因にかかる論理セル(例えば図5(a), (b)における論理セル36)を診断し特定する。上記のスキャンチェック回路57による論理セルの診断結果は、MPU20に対して障害報告信号として出力されるが、MPU20は、この障害報告信号に基づき、スキャンチェックの行なわれた

10

FPGA34に障害論理セルが存在していないと判断された場合は、再び他のFPGA34におけるスキャンチェックが行なわれるが(ステップA10のNOルート)、障害論理セルが存在していると判断された場合は、例えば図7に示すような、メモリ25における論理セルテーブル25A中で障害発生論理セルに対応するフィールドの使用可能フラグをクリアする(ステップA11)。これにより、MPU20は、FPGA34における障害の発生した論理セルを使用しないように制御しているのである。

【0070】また、障害論理セルが存在している場合、MPU20が、FPGA34における障害が発生した論理セルを使用しないように制御するとともに、MPU20は、FPGA34における論理回路構成データをメモリ25から読み込むとともに(ステップA12)、FPGA34に必要な予備論理セルの数の基準値を読み込み、使用可能な論理セルの数が回路を再構成するに必要な値を満足しているか否かを判断する(ステップA13)。

【0071】ここで、使用可能な論理セルの数が回路を再構成するに必要な値を満足していない場合は、論理回路を再構成することができないので、ユーザはFPGA34の修理依頼を行なうが(ステップA14)、使用可能な論理セルの数が回路を再構成するに必要な値を満足している場合は、MPU20の再構成データ計算手段35において、FPGA34における論理回路構成データを用いて例えば図8に示すような再構成データを計算する(ステップA15)。

【0072】MPU20において計算された再構成データは、FPGA34が読み出すことのできるフォーマットとしてのビットストリームデータに変換され(ステップA16)、再構成機構30のシリアルメモリ58に出力されて書き込まれる(ステップA17)。そして、MPU20からFPGA34に対して、リセット信号を出力して(ステップA18)、FPGA34において構成されている論理回路をリセットし、再構成実行部52は、シリアルメモリ58に対して再構成データ読出クロックを出力することにより再構成データを読み込んで、その再構成データに基づいて当該FPGA34を再構成する(ステップA19)。

【0073】その後、MPU20では、メモリ25の論理セルテーブル25Aを参照し、再構成の終了したFPGA34における予備論理セルの数をカウントする(ステップA20)。ここで、再構成の終了したFPGA34の予備論理セルの数と、メモリ25に格納されている各FPGA34に必要な予備論理セルの数の基準値59とを比較し(ステップA21)、予備論理セルが基準値以上残っている場合は、ステップA7に戻り、スキャンチェック回路57によるスキャンチェックが行なわれていないFPGA34が存在していれば、前述したステッ

50

19

PA 8～A 22による処理を行なう。

【0074】さらに、予備論理セルが基準値以上残っていない場合は、通知手段33により、その旨を通信系に対してアラームを送出した後（ステップA22）、ステップA7に戻る。なお、ステップA7において全てのFPGA34に障害論理セルが存在しないと判断された場合は、初期プログラム読み込み処理（IPL処理）が行なわれ（ステップA7のNOルートからステップA23）、障害が復旧する。

【0075】このように、本発明の第1実施例にかかる自己修復機能付き情報処理装置によれば、FPGA34と、予備論理セル37と、再構成データ保持機構22と、障害検出回路21と、スキャンチェック回路57と、マイクロプロセッサ21と、再構成機構30とをそなえ、情報処理装置におけるさまざまな構成要素の障害に対してその構成要素を元来の正常な機能を再現できるように自動的に再構成することにより、多重障害に対応しつつ装置を小型化、低価格化することができる利点がある。

【0076】さらに、論理セルテーブル25Aをそなえたことにより、電源投入時若しくはリセット時においても、装置は障害を検出することなくIPL処理を行なえるので、装置の高信頼化に寄与できる利点がある。また、MPU20が給電禁止手段32としての機能を有することにより、障害の発生要因にかかる論理セルに対する給電を禁止することができるので、装置の消費電力を節約することができる利点もある。

【0077】さらに、MPU20が通知手段33としての機能を有することにより、予備論理セルの数を管理することができるので、装置の信頼性向上に寄与することができる。また、複数の予備論理セルが、FPGA34内に予め設けられているので、障害の発生したFPGAを用いて回路を再構成することができ、装置の省スペース化により小型化ひいては低価格化を実現することができる。

【0078】なお、上述の本実施例においては、図4に示すように、論理処理部としてのFPGA34を2個設けた場合について説明しているが、本発明はこれに限定されず、1個あるいは3個以上設けるように構成してもよい。

(b) 第2実施例の説明

図9は本発明の第2実施例にかかる自己修復機能付き情報処理装置の要部を詳細に示すブロック図であり、この図9に示す情報処理装置も、前述の第1実施例における図3に示すものと同様に、例えば科学観測を行なうような人工衛星に搭載され、例えば複数の集積回路からなるプリント板ユニットにより構成されている。

【0079】ところで、この図9に示す情報処理装置は、図3にて示したものとほぼ同様の機能を有する障害検出回路111、MPU112、再構成データ保持機構

10

20

30

40

50

20

113、DMA（ダイレクトメモリアクセス）コントローラ114、DSP（デジタルシグナルプロセッサ）及びDSP用メモリを含むDSP部115及びメモリ116をそなえている。

【0080】また、118は図4に示すシリアルメモリ58と同様の機能を果たすDPR（デュアルポートRAM）、119は図4に示すスキャンチェック回路57と同様の機能を果たすスキャンチェック回路、120はインターフェイス接続部である。また、前述の第1実施例と異なり、MPU112、DMAコントローラ114、DSP部115及び2つの予備論理回路117A、117Bは、それぞれFPGA（論理処理部）により構成されている（以下、符号112、114、115及び117A、117BはFPGAと記載する）。

【0081】即ち、FPGA112、114及び115は、複数の論理セルにより論理回路として構成された論理モジュールであり、それぞれMPU、DMAコントローラ、DSP部を実現するようになっており、FPGA117A、117Bは、複数の論理構成要素により論理回路として再構成可能に構成され、各FPGA112、114及び115の所定機能を再現しうるものである。

【0082】さらに、各FPGA112、114、115及び117A、117Bと再構成データ保持機構113とメモリ116とはデータ転送バス40、診断バス41、リセットバス42により接続されている。即ち、データ転送バス40により、障害検出回路111、再構成データ保持機構113、メモリ116及び各FPGA用のDPR118が相互に接続され、診断バス41により、各FPGA用のスキャンチェック回路119が相互に接続され、リセットバス42により、各FPGA112、114、115及び117A、117Bが相互に接続され、さらに、各FPGA112、114、115及び117A、117Bとインターフェイス接続部120とがDV/RVバスインターフェイス123、DV/RVバス43を介して接続されている。

【0083】また、上記のデータ転送バス40、診断バス41、リセットバス42及びDV/RVバス43は二重化されるとともに、FPGA112、再構成データ保持機構113及びメモリ116についても二重化されており、これらはいずれも障害発生時に切り換えを行なえるようになっている。ところで、障害検出回路（障害検出手段）111は、MPU、DMAコントローラ、DSP部として機能する論理回路が構成されたFPGAの障害を検出するもので、障害が発生した場合に、その旨を障害検出信号としてデータ転送バス40を介してMPU112に出力するものである。

【0084】また、MPUとして構成されたFPGA112は、情報処理装置全体にわたる処理を統括制御するものであって、DSP部として構成されたFPGA115及びインターフェイス接続部120を経由して図示し

21

ない観測系と接続される。そして、本実施例のFPGA112には、障害検出回路111によりMPU、DMAコントローラ、DSP部として機能するFPGA112、114、115での障害の発生を検出した場合、障害の発生したFPGAだけでなくその他のFPGAの状態に基づいて、再構成データ保持機構113から読み出し、その論理回路構成データに基づき、予備論理セルと、スキャンチェック回路119により診断された当該障害の発生要因にかかる論理セルを除いた論理セルとを用いて当該障害の発生した論理処理部と同一機能を再構成するための再構成データを算出する再構成データ算出手段としての機能がそなえられている。

【0085】また、FPGA112は、未使用状態の予備論理回路117A、117Bもしくは障害発生後のFPGAに対する給電を禁止する給電禁止手段としての機能も有している。さらに、再構成データ保持機構（データ保持手段）113は、FPGA112、114、115における論理回路構成データを保持するものである。

【0086】また、スキャンチェック回路（論理構成要素診断手段）119は、各FPGA毎に設けられ、障害の発生した論理処理部における当該障害の発生要因にかかる論理構成要素を診断するものであり、診断結果は、MPUとして機能するFPGA112に出力されるようになっている。また、メモリ116は、障害の発生したFPGAに代えて予備論理回路としてのFPGA117A、117Bを使用している代替使用情報を記憶する記憶手段としての機能を有しており、予備論理回路117A、117Bの代替使用以後の電源投入時もしくはリセット時には、メモリ116における代替使用情報に基づいて、当該障害の発生したFPGAに代えて予備論理回路117A、117Bを使用するようになっている。さらに、このメモリ116は、各FPGAに必要な予備論理セルの数の基準値についても格納されるとともに、各FPGA毎の論理セルに係る使用可能／不可能状態等が登録されている論理セルテーブル116Aをそなえている。

【0087】例えば、論理セルテーブル116Aにおいては、各FPGA112、114、115、117A、117B毎に、図10(a)、(b)に示すような割合の使用可能／不可能状態にある論理セルの数が登録されている。ここで、各FPGA毎に、使用不可論理セルの数は(D)のような割合になっており、予備論理セルの数は(E)のような割合になっており、各FPGAの機能を実現するための論理回路の構成に必要な論理セルの数は(F)のような割合になっている。

【0088】なお、図10(a)においては、DSP部としてのFPGA115に障害が発生している場合を示しており、予備論理セルを使用しても、(G)で示す領域分の数の論理セルが不足している。さらに、121は再構成機構（再構成手段）であり、この再構成機構12

22

1は、障害検出回路111によりFPGA112、114、115での障害の発生を検出した場合、当該障害の発生したFPGAについての論理回路構成データを再構成データ保持機構113から読み出し、その論理回路構成データと、メモリ116の論理セルテーブル116Aに格納されている各FPGA毎の論理セルに係る使用可能／不可能状態に基づき、論理回路として再構成処理を行なうものであって、各FPGA毎に、DPR118及び再構成実行部122をそなえて構成されている。

【0089】ここで、上記の再構成処理としては、以下に示すように3種類の態様がある。即ち、まず第1の態様としては、前述の第1実施例と同様に、当該障害の発生したFPGA内の予備論理セルを用いて、FPGAの再構成を行なうものである。また、第2の態様としては、上述の第1の態様で再構成が行なえない場合に、FPGA112、114、115間相互の機能の入れ替えるようにして再構成を行なうように制御するものである。

【0090】例えば、図10(a)に示すように、予備論理回路117A、117Bを除く3つのFPGA112、114、115のうちで、DSP部としてのFPGA115に障害が発生し、予備論理セルを使用しても(G)で示す領域分の数の論理セルが不足している場合、他のFPGA112、114においての使用不可論理セルの数を参照し、当該FPGA115の機能を他のFPGAと入れ替われば論理回路として再構成が行なえる場合は、FPGA115と入れ替え対象のFPGAとをリセットし、前述の第1実施例の場合と同様の方法により再構成を行なうものである。

【0091】この場合においては、障害の発生しているFPGA115は、DMAコントローラとしてのFPGA114と機能を相互に入れ替える、即ち、FPGA114をDSP部として再構成し、FPGA115をDMAコントローラとして再構成すれば、図10(b)に示すように論理セルの不足分がなくなり、DMAコントローラ、DSP部とも正常に動作することができる。

【0092】さらに、第3の態様としては、上述のいずれの方法でも再構成が行なえない場合に、MPU112が、予備論理回路としてのFPGA117A、117Bを用いて当該障害の発生したFPGAと同一の論理回路構成になるように再構成を行なうように制御するものである。例えば、図11に示すように、MPUとしてのFPGA112及びDSP部としてのFPGA115に障害が発生し、予備論理セルを使用しても(G)で示す領域分の数の論理セルが不足している場合、図12に示すように、各FPGAにおいて使用可能な論理セルの数の多い順にソートされた第1テーブルを作成するとともに、各機能を有する論理回路を構成するに必要な論理セルの数の多い順にソートされた第2テーブルを作成し、対応する論理セルの数をそれぞれ比較し、全てのFPG

23

Aにおいて使用可能な論理セルの数が、各機能を有する論理回路を構成するに必要な論理セルの数よりも大きい組み合わせがあるか否かを判定する。

【0093】この場合においては、FPGA114, 117A, 115, 117B, 112において使用可能な論理セルの数と、それぞれDSP部, MPU, DMAコントローラ, 2つの予備論理回路を論理回路として構成するに必要な論理セルの数との組み合わせを求めることができる。上述のようにして求められた各FPGAと各機能との組み合わせに基づいて、再構成機構121にて論理回路の再構成を行なうことにより、図13に示すように、論理セルの不足分がなくなり、DSP部としてのFPGA114, DMAコントローラとしてのFPGA115及びMPUとしてのFPGA117Aはともに正常に動作することができる。

【0094】なお、上記のように、MPUとしてのFPGA112において障害が発生した場合においては、待機系のFPGA112が、再構成機構121による再構成を行なうように制御している。さらに、上記第2の態様における、FPGA112, 114, 115間相互の機能の入れ替えるような再構成処理においても、第3の態様のMPUとしてのFPGA112と同様に、第1及び第2テーブルを作成し、この第1テーブルと第2テーブルとの比較に基づいて、論理回路の再構成を行なうことができる。

【0095】また、上記第3の態様によりFPGA117A, 117Bを用いて当該障害の発生したFPGAと同一の論理回路構成になるように再構成が行なわれた場合は、スキャンチェック回路119により診断された当該障害の発生要因にかかる論理セルを除いた論理セルからなる、当該障害の発生したFPGAを、自身の使用可能なセル数よりも少ない論理回路を再構成するための予備論理回路として用いることができる。

【0096】例えば、図14に示すように、DSP部としてのFPGA115に障害が発生し、DSP部として機能するFPGAがFPGA117Aに入れ替わった場合において、FPGA115を、自身の使用可能なセル数よりも少ない論理回路を再構成するための予備論理回路とすることができるのである。上述の構成により、本発明の第2実施例にかかる自己修復機能付き情報処理装置の動作を、図15のフローチャートを用いて以下に説明する。

【0097】即ち、障害検出回路111において、バスエラーの発生(ステップB1), アクセスタイムアウト(ステップB2)又はウォッチドッグタイマエラー(ステップB3)により障害が検出されると、この障害検出回路111は、障害検出信号をMPU112に対して出力する。MPU20においては、障害検出回路111からの障害検出信号を入力されると、検出された障害が、ソフトウェアによる対処ができるか否かを判断する(ス

50

24

テップB4)。

【0098】ここで、ソフトウェアによる対処ができると判断された場合においては、当該障害用のエラー処理ルーチンによる処理が行なわれるが(ステップB4のYESルートからステップB5)、ソフトウェアによる対処ができないと判断された場合は、情報処理システムの動作を一時停止させる(ステップB4のNOルートからステップB6)。

【0099】そして、MPU(MPU自体に障害が発生した場合には予備系のMPU)として機能するFPGA112は、FPGA112, 114, 115にわたり、スキャンチェック回路119によるスキャンチェックを行なうことを、スキャンチェック指示信号を出力して指示し、スキャンチェック回路119からのスキャンチェック結果を示す信号に基づいて、障害の発生した各FPGA毎に、当該障害の発生要因にかかる論理セルを診断する。

【0100】また、当該障害の発生要因にかかる論理セルを診断し特定すると、メモリ116における論理セルテーブル116A中で障害発生論理セルに対応するフィールドの使用可能フラグをクリアする(ステップB8)。これにより、MPU112は、障害の発生したFPGAにおける障害発生要因の論理セルを使用不可の論理セルとするように制御している。

【0101】さらに、MPU112においては、論理セルテーブル116Aに格納されている、各FPGAにおいて使用可能な論理セルの数と、再構成データ保持機構113に保持されている、各機能を有する論理回路を構成するに必要な論理セルの数とを対応させて比較し、障害の発生した各FPGAに関して、使用可能論理セルの数が再構成に必要な値を満足するか否かを判定する(ステップB9)。即ち、障害の発生したFPGAにおいて使用可能な論理セルの数が、対応する機能を有する論理回路を構成するに必要な論理セルの数よりも大きいか否かを判定するのである。

【0102】ここで、障害の発生したFPGAにおいて使用可能な論理セルの数が、対応する機能を有する論理回路を構成するに必要な論理セルの数よりも小さい場合は、MPU112は、各FPGAを使用可能論理セルの数が多い順にソートされた第1テーブルを作成するとともに(ステップB9のNOルートからステップB10、図12参照)、各機能を有する論理回路を構成するに必要な論理セルの数の多い順にソートされた第2テーブルを作成する(ステップB11、図12参照)。

【0103】そして、第1テーブルと第2テーブルとを比較し、各FPGAがその中にそれぞれの回路を構成するに必要な使用可能論理セルを持っているか否かを判定する(ステップB12)。即ち、上述の第1テーブルと第2テーブルとを比較し、全てのFPGAにおいて使用可能な論理セルの数が、各機能を有する論理回路を構

成するに必要な論理セルの数よりも大きい組み合わせであるか否かを判定する。

【0104】ここで、第1テーブルと第2テーブルとの判定結果が、全てのFPGAにおいて使用可能な論理セルの数が、各機能を有する論理回路を構成するに必要な論理セルの数よりも大きい組み合わせでない場合は、本装置は、自動的に当該障害の発生したFPGAの修理依頼をユーザに行なう（ステップB12のNOルートからステップB13）。

【0105】ここで、ステップB9において、障害の発生したFPGAにおいて使用可能な論理セルの数が対応する機能を有する論理回路を構成するに必要な論理セルの数よりも大きい場合は（ステップB9のYESルート）、各障害の発生したFPGA内の予備論理セルを用いて論理回路を再構成する（ステップB14）。また、ステップB12において、第1テーブルと第2テーブルとの判定結果が、全てのFPGAにおいて使用可能な論理セルの数が、各機能を有する論理回路を構成するに必要な論理セルの数よりも大きい組み合わせである場合は（ステップB12のYESルート）、第1テーブルにおける各FPGAについて、第2テーブルにて指定された機能を有する論理回路を再構成する（ステップB14）。

【0106】上記のようにして再構成処理が行なわれる。MPU112においては、再構成が行なわれた後の各FPGA上の予備論理セルの数を求め（ステップB15）、各FPGAにおける予備論理セルの数と、メモリ116に格納されている、各FPGAに必要な予備論理セルの基準値とを比較する（ステップB16）。ここで、各FPGAにおける予備論理セルの数が基準値よりも小さい場合は、その旨をアラーム処理し（ステップB17）、大きい場合は、初期プログラム読み込み処理（IPL処理）が行なわれ（ステップB18）、情報処理装置は復旧する。

【0107】このように、本発明の第2実施例にかかる自己修復機能付き情報処理装置によれば、FPGA112、114、115と、予備論理回路117と、再構成データ保持機構113と、障害検出回路111と、再構成機構121とをそなえ、情報処理装置におけるさまざまな構成要素の障害に対してその構成要素を元来の正常な機能を再現できるように自動的に再構成することにより、第1実施例と同様に、多重障害に対応しつつ装置を小型化、低価格化することができる利点がある。

【0108】また、スキャンチェック回路119をそなえ、診断された障害発生要因にかかる論理セルを除いた論理セルからなる、当該障害の発生したFPGAを、予備論理処理回路として用いることができるので、多重障害に対しても高い信頼性を維持しながら復旧を行なうことができる。さらに、メモリ116をそなえ、障害の発生したFPGAに代えて予備論理回路としてのFPGA

117A、117Bを使用している代替使用情報を記憶しておき、代替使用以後の電源投入若しくはリセット時においても、装置は障害を検出することなくIPL処理を行なえるので、装置の高信頼化に寄与できる。

【0109】また、FPGA112が給電禁止手段としての機能を有することにより、未使用状態の予備論理回路117A、117Bもしくは障害発生後のFPGAに対する給電を禁止することができ、装置の消費電力を節約することができる。

(c) 第3実施例の説明

図16、図17は本発明の第3実施例にかかる自己修復機能付き情報処理装置を示す図であるが、本実施例の情報処理装置も、前述の第1、第2実施例と同様に、例えば科学観測を行なうような人工衛星に搭載されるものである。

【0110】また、この図16に示す情報処理装置は、前述の第2実施例にかかる情報処理装置に比して、集積回路でなくプリント板ユニット等のユニットにより構成され、自己修復の単位となる論理処理部は、論理モジュールでなく集積回路（FPGA）65-1～65-8である点が異なる。さて、この図16において、62はプリント板ユニット等のユニット、61は動作中の集積回路群、64は予備集積回路群、65-7、65-8は予備集積回路（予備論理処理部）、63は障害が発生した論理セルである。

【0111】ここで、集積回路65-1～65-8は、複数の論理セルからなる論理モジュールを複数そなえてなる、プログラミング可能なハードウェアの最小構成要素であり、ユニット62は、複数（図中、8つ）の集積回路65-1～65-8からなる例えばプリント板ユニット等であり、プログラミング可能なハードウェアである。

【0112】このような構成により、本発明の第3実施例にかかる自己修復機能付き情報処理装置においては、図16に示すように、動作中の集積回路群61における集積回路65-6の論理セル63で障害が発生すると、前述の第1実施例の場合と同様の方法により、図17に示すように、その論理セル63を含む集積回路65-6を切り離し、予備集積回路65-7を動作中の集積回路群61に含めて動作させることにより、障害を復旧させる。

【0113】このように、本発明の第3実施例にかかる自己修復機能付き情報処理装置においても、論理処理部及び予備論理処理部としての集積回路（FPGA）65-1～65-8をそなえ、前述の第2実施例と同様に、情報処理装置におけるさまざまな構成要素の障害に対してその構成要素を元来の正常な機能を再現できるように自動的に再構成することにより、多重障害に対応しつつ装置を小型化、低価格化することができる利点がある。

【0114】なお、上述の本実施例においては、予備集

27

積回路65-7, 65-8をそなえ、集積回路65-1～65-6における論理セルで障害が発生した場合に、この予備集積回路65-7, 65-8を用いることにより、前述の第2実施例と同様の方法により、障害を復旧させているが、これに限定されず、例えば各集積回路65-1～65-6に予備論理セル（予備論理構成要素）をそなえ、第1実施例と同様の方法により、障害が発生した場合にこの予備論理セルを用いて当該障害が発生した集積回路を再構成することもできる。

【0115】(d) 第4実施例の説明

図18, 図19は本発明の第4実施例にかかる自己修復機能付き情報処理装置を示す図であるが、本実施例の情報処理装置も、前述の第1～第3実施例と同様に、例えば科学観測を行なうような人工衛星に搭載されるものである。また、この図18に示す情報処理装置は、前述の第3実施例にかかる情報処理装置に比して、ユニットではなく複数のユニットよりなる情報処理器により構成され、自己修復の単位となる論理処理部は、集積回路ではなくユニット75-1～75-3である点が異なる。

【0116】さて、この図18において、72は複数のユニット75-1～75-3よりなるプログラミング可能な情報処理器、71はユニット75-1, 75-2よりなる動作中のユニット群、74はユニット（予備論理処理部）75-3よりなる予備ユニット群、65は集積回路（FPGA）、63は障害が発生した論理セルである。

【0117】なお、集積回路65及び論理セル63については、前述の第3実施例におけるものと同様の機能を有している。このような構成により、本発明の第4実施例にかかる自己修復機能付き情報処理装置においては、図18に示すように、動作中のユニット群71におけるユニット75-6の論理セル63で障害が発生すると、前述の第2実施例の場合と同様の方法により、図19に示すように、その論理セル63を含むユニット75-2を切り離し、予備ユニット75-3を動作中のユニット群71に含めて動作させることにより、障害を復旧させる。

【0118】このように、本発明の第4実施例にかかる自己修復機能付き情報処理装置においては、論理処理部及び予備論理処理部としてのユニット75-1～75-3をそなえ、前述の第2, 第3実施例と同様に、情報処理装置におけるさまざまな構成要素の障害に対してその構成要素を元来の正常な機能を再現できるように自動的に再構成することにより、多重障害に対応しつつ装置を小型化、低価格化することができる利点がある。

【0119】なお、上述の本実施例においては、予備ユニット75-3をそなえ、ユニット75-1, 75-2における論理セルで障害が発生した場合に、この予備ユニット75-3を用いることにより、第2実施例と同様の方法により障害を復旧させているが、これに限定され

10

20

30

40

50

ず、例えば各ユニット75-1, 75-2に予備論理セル（予備論理構成要素）をそなえ、第1実施例と同様の方法により、障害が発生した場合にこの予備論理セルを用いて当該障害が発生したユニットを再構成することもできる。

【0120】(e) 第5実施例の説明

図20, 図21は本発明の第5実施例にかかる自己修復機能付き情報処理装置を示す図であるが、本実施例の情報処理装置も、前述の第1～第4実施例と同様に、例えば科学観測を行なうような人工衛星に搭載されるものである。また、この図20に示す情報処理装置は、前述の第3, 4実施例にかかる情報処理装置に比して、ユニットや情報処理器ではなく、複数の情報処理器よりなる計算機システムにより構成され、自己修復の単位となる論理処理部は、集積回路やユニットではなく、情報処理器85-1～85-3である点が異なる。

【0121】さて、この図20において、82は複数の情報処理器85-1～85-3よりなるプログラミング可能な計算機システム、81は情報処理器85-1, 85-2よりなる動作中の情報処理器群、84は予備情報処理器（予備論理処理部）85-3よりなる予備情報処理器群、75はユニット、65は集積回路（FPGA）、63は障害が発生した論理セルである。

【0122】なお、情報処理器85-1～85-3は、複数のユニット75からなるプログラミング可能なハードウェアである。また、ユニット75、集積回路65及び論理セル63については、前述の第3又は第4実施例におけるものと同様の機能を有している。このような構成により、本発明の第5実施例にかかる自己修復機能付き情報処理装置においては、図20に示すように、動作中の情報処理器群81における情報処理器85-2の論理セル63で障害が発生すると、前述の第2実施例の場合と同様の方法により、図21に示すように、その論理セル63を含む情報処理器85-2を切り離し、予備情報処理器85-3を動作中の情報処理器群81に含めて動作させることにより、障害を復旧させる。

【0123】このように、本発明の第5実施例にかかる自己修復機能付き情報処理装置においては、論理処理部及び予備論理処理部としての情報処理器85-1～85-3をそなえることにより、前述の第2～第4実施例と同様に、情報処理装置におけるさまざまな構成要素の障害に対してその構成要素を元来の正常な機能を再現できるよう自動的に再構成することにより、多重障害に対応しつつ装置を小型化、低価格化することができる利点がある。

【0124】なお、上述の本実施例においては、予備情報処理器85-3をそなえ、情報処理器85-1, 85-2における論理セルで障害が発生した場合に、この予備情報処理器85-3を用いることにより、前述の第2実施例と同様の方法により障害を復旧させているが、こ

29

れに限定されず、例えば各情報処理器85-1～85-2に予備論理セル（予備論理構成要素）をそなえ、前述の第1実施例と同様に、障害が発生した場合に、この予備論理セルを用いて当該障害が発生した情報処理器を再構成することもできる。

【0125】(f) 第6実施例の説明

図22、図23は本発明の第6実施例にかかる自己修復機能付き情報処理装置を示す図であるが、本実施例の情報処理装置も、例えば科学観測を行なう人工衛星に適用されるものである。また、この図22に示す情報処理装置は、前述の第1実施例にかかる情報処理装置に比して、論理処理部としてのFPGA（集積回路）34が複数そなえられている場合、障害検出回路21および再構成機構30が各FPGA34毎にそなえられるとともに、データ保持手段としての再構成データ保持機構22、障害論理要素診断手段としての障害セル診断手段91および再構成データ計算手段35が複数のFPGA34に対して共通にそなえられている点と、障害検出信号及び再構成データの取り扱いを無線により行なっている点が異なる。なお、図中、第1実施例におけるものと同符号のものは、同様の機能を有している。

【0126】従って、再構成データ保持機構22と再構成データ計算手段35と障害セル診断手段91とにより、第1情報処理装置93が構成されるとともに、障害検出回路21と再構成機構30とFPGA34との組み合わせ毎に、第2情報処理装置96が構成される。また、それぞれ第1情報処理装置93及び第2情報処理装置96は、相互に遠隔して設けられ、第1情報処理装置93は第2情報処理装置96とで無線通信を行なうための通信手段92をそなえており、同様に、第2情報処理装置96は通信手段97をそなえている。これにより、第1情報処理装置93と第2情報処理装置96との間で相互に無線通信が行なわれるようになっている。

【0127】さらに、第2情報処理装置96の障害セル診断手段91は、前述の第1実施例におけるスキャンチェック回路57と同様の機能を有するものであり、障害検出回路21からの障害検出信号としての障害診断指示信号94を、通信手段92を介して入力されると、当該FPGA34における障害の発生要因にかかる論理セルを診断し特定するものである。

【0128】また、通信手段92は、上述の如く、第1情報処理装置93の障害検出回路21からの障害診断指示信号94を、通信手段97に送信するとともに、再構成データ計算手段35において算出された再構成データ95を通信手段97から受信するものである。上述の構成により、本発明の第6実施例においては、ある第2情報処理装置96のFPGA34の論理セル36にて障害が発生したことを障害検出回路21において検出すると、通信手段97を用いることにより、障害診断指示信号94を第1情報処理装置93の障害セル診断手段91

10

20

30

40

50

30

に無線により出力する。再構成データ計算手段35において障害セル診断手段91からの診断結果及び再構成データ保持機構22からのデータに基づいた再構成データを算出すると、通信手段92を用いることにより、この再構成データ95を第2情報処理装置96の再構成機構30に無線により出力する。これ以外の動作は、基本的に第1実施例におけるものと同様に動作する。

【0129】即ち、図23に示すように、あるFPGA34の論理セル36にて障害が発生しても、第1情報処理装置93と第2情報処理装置96との間で信号をやり取りすることにより、予備論理セル37を用いて回路を再構成し、障害を復旧することができる。このように、本発明の第6実施例における自己修復機能付き情報処理装置によれば、再構成データ保持機構22、障害セル診断手段91および再構成データ計算手段35が、複数のFPGA34（第2情報処理装置96）に対して共通にそなえられていることにより、装置の省スペース化により装置の小型化ひいては低価格化を実現することができ、さらに、装置の機能を遠隔して分けることができる、設計の自由度も向上する。

【0130】なお、本実施例においては、第2情報処理装置96のFPGA34に予備論理セル（予備論理構成要素）37をそなえ、前述の第1実施例と同様に、障害が発生した場合に、この予備論理セルを用いて当該障害が発生したFPGAを再構成しているが、これに限定されず、例えば予備論理処理部としての予備FPGAをそなえてなる第1情報処理装置をそなえ、FPGA34における論理セルで障害が発生した場合に、この予備FPGAを用いることにより、前述の第2実施例と同様の方法により障害を復旧させることもできる。

【0131】(g) 第7実施例の説明

図24、図25は本発明の第7実施例にかかる自己修復機能付き情報処理装置を示す図であるが、本実施例の情報処理装置も、例えば科学観測を行なう人工衛星に搭載されるものである。また、本実施例にかかる情報処理装置は、前述の第1実施例にかかる情報処理装置に比して、論理処理部としてのFPGA（集積回路）34が複数そなえられている場合、障害検出回路21および再構成機構30が各FPGA34毎にそなえられるとともに、データ保持手段としての再構成データ保持機構22、障害論理要素診断手段としての障害セル診断手段91および再構成データ計算手段35が複数のFPGA34に対して共通にそなえられている点が異なる。なお、図中、第1実施例におけるものと同符号のものは、同様の機能を有している。

【0132】従って、本実施例においても前述の第6実施例と同様に、障害検出回路21と再構成機構30とFPGA34との組み合わせ毎に、第2情報処理装置100が構成されるとともに、再構成データ保持機構22と再構成データ計算手段35と障害セル診断手段91とに

31

より、第1情報処理装置93が構成される。なお、第1情報処理装置93と各第2情報処理装置100とは通信手段101により相互に通信を行なうことができるようになっている。また、各第2情報処理装置100は、後述する予備FPGA99を実装するための予備FPGA実装領域102をそなえている。

【0133】さらに、本実施例にかかる情報処理装置は、前述の各実施例に比して、予備論理セル98が、FPGA34での障害の発生時に再構成データ計算手段35により算出された再構成データに応じて、FPGA34の外部から追加されるようになっている点も異なる。即ち、予備FPGA99は、各第2情報処理装置100のFPGA34に共通して用いることができる予備論理セル98をそなえており、各第2情報処理装置100のFPGA34の障害発生時には、この予備FPGA99を、外部から予備FPGA実装領域102に追加して実装することにより、障害を復旧できるようになっている。

【0134】なお、第2情報処理装置100において、104は今回障害が発生した論理セル、105は既に障害が発生して使用不可となった2つの論理セル、103は以前の障害発生に対して復旧が行なわれた後で動作中の論理セル群である。上述の構成により、本発明の第7実施例にかかる自己修復機能付き情報処理装置の動作を、図24及び図25を用いて、以下に説明する。

【0135】即ち、図24に示すように、以前に障害が発生して使用不可になった2つの論理セル105を除いて、復旧が行なわれて現在動作中の論理セル群103に、再び障害が発生すると、障害検出回路21にてこれを検出し、障害セル診断手段91にて障害要因となった論理セル104を診断し特定する。再構成データ計算手段35においては、FPGA34にて3つ目の使用不可の論理セル104が障害セル診断手段91により特定されたとき、第1情報処理装置93の再構成データ計算手段35では、FPGA34の内部の予備論理セルを用いては障害に対する復旧が行なえないと判断する。

【0136】これに対し、図25に示すように、予備FPGA99を予備FPGA実装領域102に追加してから、再構成データ計算手段35では、再構成データ保持機構22におけるデータ及び障害セル診断手段91からの診断結果に基づいて、追加されたFPGA34Aの予備論理セル34Bを使用した再構成データを算出する。

【0137】再構成データ計算手段35にて算出された再構成データを、通信手段101を介して再構成機構30へを送信することにより、再構成機構30においては、障害を復旧できる。このように、本発明の第7実施例にかかる自己修復機能付き情報処理装置によれば、再構成データ保持機構22、障害セル診断手段91および再構成データ計算手段35が、複数のFPGA34に対して共通にそなえられ、予備論理セル98を外部から追

10

20

30

40

50

32

加することができるので、前述の第6実施例にて得られる利点があるほか、同一のFPGAの障害に対する多数回の障害に対しても、高い信頼性を維持しながら復旧を行なうことができ、自己修復機能を飛躍的に向上させることができる。

【0138】なお、本実施例においては、予備FPGA99に予備論理セル（予備論理構成要素）98をそなえ、前述の第1実施例と同様に、障害が発生した場合に、この予備論理セルを用いて当該障害が発生したFPGAを再構成しているが、これに限定されず、例えば予備論理処理部としての予備FPGAをそなえ、FPGA34における論理セルで障害が発生した場合に、この予備FPGAを用いることにより、前述の第2実施例と同様の方法により障害を復旧させることもできる。

【0139】(h) 第8実施例の説明

図26、図27は本発明の第8実施例にかかる自己修復機能付き情報処理装置を示す図であるが、本実施例の情報処理装置は、前述の第1実施例にかかる情報処理装置に比して、集積回路(FPGA)上に論理処理部としての論理モジュールが複数そなえられている場合、予備論理セル（予備論理構成要素）として、当該障害の発生した論理モジュール以外の論理モジュールにおける論理セルを用いることができる点が異なる。

【0140】即ち、本実施例にかかる情報処理装置は、図26、27に示すように、例えば計算機の外部記憶制御装置に適用することができるものであり、この図26、27において、130は集積回路(FPGA)であり、この集積回路130は論理処理部としての2つの論理モジュール133、134をそなえている。ここで、論理モジュール133はハードディスク131を制御するためのハードディスクコントローラとして構成され、論理モジュール134はフロッピーディスク132を制御するフロッピーディスクコントローラとして構成されている。なお、135は論理モジュール133における論理セル間を接続する論理バスである。

【0141】ここで、フロッピーディスク132はソフトウェアを計算機に導入する時にだけ使用するものであり、通常運用時には使用頻度が低い一方、ハードディスク131は計算機を起動するためのソフトウェア及び処理対象のデータを保持しており、使用頻度が高い。また、図26に示す集積回路130では、その中のすべての論理セルが使用されているため、予備の論理セルが存在せず、計算機の運用中に論理モジュール133において障害が発生した場合は、使用頻度の低い論理モジュール134の論理セルを予備論理セルとして使用するようになっている。

【0142】これは、フロッピーディスクコントローラ134の論理セルを予備論理セルとして用いることにより、このフロッピーディスクコントローラ134が使用不可能となつても、使用頻度が低いため、実際上の運用

には影響が少ないためである。なお、図26、27において、障害検出回路21、再構成データ保持機構22及び再構成データ計算手段35は前述の第1実施例におけるものと同様の機能を有している。また、障害の発生した論理モジュールの障害要因にかかる論理セルを診断する障害論理要素診断手段及び再構成データ計算手段35にて算出された再構成データに基づいて再構成を行なう再構成機構は、図示を省略している。

【0143】このような構成により、本発明の第8実施例にかかる自己修復機能付き情報処理装置において、例えば、図26における障害検出回路21において、論理モジュール133の論理セル36に障害が発生したことを検出すると、再構成データ計算手段35においては、再構成データ保持機構22におけるデータに基づいて、当該論理モジュール133の論理セルを予備論理セルとして用いずに、論理モジュール134の論理セル136を予備論理セルとして用いた再構成データを求める。

【0144】これにより、図27に示すように、論理モジュール133は再構成されて障害を復旧することができる。なお、論理バス135は、論理モジュール134の論理セル136が接続されている。このように、本発明の第8実施例にかかる自己修復機能付き情報処理装置によれば、論理モジュール133、134が複数そなえられている場合、予備論理セルとして、当該障害の発生した論理モジュール以外の論理モジュールにおける論理セルを用いることにより、論理モジュール毎の機能における装置の運用上の優先順位に基づいた柔軟な自己修復機能を実現することができる。

【0145】(i) 第9実施例の説明

図28～図30は本発明の第9実施例にかかる自己修復機能付き情報処理装置を示す図であるが、本実施例の情報処理装置は、前述の第2実施例にかかる情報処理装置に比して、論理モジュール（論理処理部）が複数そなえられている場合、予備論理モジュール（予備論理処理部）を、複数の論理モジュールのうちの特定の論理モジュールと同一の論理回路構成に予め構成しておく点が異なる。

【0146】即ち、図28において、141は集積回路(FPGA)であり、この集積回路141は、複数の再構成可能な論理セル149から構成されているものであり、バス142を介して相互に接続された複数の論理モジュール143～147をそなえるとともに、バス142に接続されておらず予備論理セルにより構成された予備論理モジュール148をそなえている。

【0147】また、各FPGAは複数の論理セルから構成されているもので、論理モジュール143はマイクロプロセッサとして機能するように構成されている。同様に、論理モジュール144はタイマ回路として、論理モジュール145～147は通信制御回路として機能するように構成されている。ここで、論理モジュール148

は、予め通信制御回路として機能するように構成されている。集積回路141の中では、通信制御回路に構成された部分の割合が高いため、論理セルの故障による障害が最も発生しやすいのは通信制御回路に構成された論理モジュールであると予測されるからである。

【0148】なお、この集積回路141には、論理モジュール143～148の障害を検出する障害検出回路152、各論理モジュールにおける論理回路構成データを保持する再構成データ保持機構154及び論理回路構成データに基づいて再構成データを計算する再構成データ計算手段153が接続されている。また、障害の発生した論理モジュールの障害要因にかかる論理セルを診断する論理構成要素診断手段及び再構成データ計算手段153にて算出された再構成データに基づいて再構成を行なう再構成機構は、図示を省略している。

【0149】上述の構成により、本発明の第9実施例にかかる自己修復機能付き情報処理装置では、例えば図28における通信制御回路として構成された論理モジュール147の論理セル151において障害が発生した場合においては、図29に示すように、通信制御装置として機能するように予め構成された論理モジュール148を、バス142に接続することにより、通信制御回路147の障害を復旧することができる。

【0150】なお、障害の発生した論理モジュール147は、予備論理モジュールとして、次回の障害発生にそなえて、通信制御回路として機能するように再構成し、待機する。但し、障害が発生した論理セル151は使用できないため、再構成データ計算手段153が、この論理セル151を除いて再構成データを計算することにより、論理モジュール147を再構成しておく。

【0151】また、例えば図28におけるタイマ回路として構成された論理モジュール144の論理セル150において障害が発生した場合においては、前述の第2実施例と同様にして、図30に示すように、予備論理回路としての論理モジュール148をタイマ回路として機能するように再構成し、障害を復旧させる。即ち、論理セル150の障害発生時においては、論理モジュール148は通信制御回路として機能するように構成されているので、再構成データ計算手段153において、再構成データ保持機能154にて保持されているデータに基づいて再構成データを算出し、再構成データ計算手段153にて算出された再構成データを用いて、図示しない再構成機構において、論理モジュール148をタイマ回路として機能するように再構成するのである。

【0152】なお、障害の発生した論理モジュール144は、予備論理モジュールとして、次回の障害発生にそなえて、通信制御回路として機能するように再構成し、待機する。但し、障害が発生した論理セル150は使用できないため、再構成データ計算手段153が、この論理セル150を除いて再構成データを計算することによ

り、論理モジュール144を再構成しておく。

【0153】このように、本発明の第9実施例にかかる自己修復機能付き情報処理装置によれば、論理モジュール143～147が複数そなえられている場合、予備論理モジュール148を、複数の論理モジュール143～147のうちの特定の論理モジュールと同一の論理回路構成に予め構成しておくことにより、予備論理モジュールに予め構成されたものと同一の機能を有する論理モジュールに障害が発生した場合、復旧に要する時間を短縮でき、装置の処理速度向上に寄与することができる利点がある。
10

【0154】なお、この場合においては、再構成データ計算手段153は、障害の発生した論理モジュール144について、前回障害が発生したタイマ回路として機能するように再構成してもよい。また、上述の本実施例においては、タイマ回路として機能する論理モジュール144における論理セルで障害が発生した場合に、論理モジュール148を用いることにより、前述の第2実施例と同様の方法により障害を復旧させているが、これに限定されず、例えば第1実施例と同様の方法に基づき、再構成データ計算手段153が、論理モジュール144内の予備論理セルを用いた、論理モジュール148を使用しない再構成データを算出して、論理モジュール144を再構成することもできる。

【0155】

【発明の効果】以上詳述したように、本発明の請求項1、7～11記載の自己修復機能付き情報処理装置によれば、論理処理部と、予備論理処理部と、データ保持手段と、障害検出手段と、再構成手段とをそなえ、情報処理装置におけるさまざまな構成要素の障害に対してその構成要素を元來の正常な機能を再現できるように自動的に再構成することにより、多重障害に対応しつつ装置を小型化、低価格化することができる利点がある。

【0156】また、請求項2、19記載の本発明によれば、論理構成要素診断手段をそなえ、診断された障害発生要因にかかる論理構成要素を除いた論理構成要素からなる、当該障害の発生した論理処理部を、予備論理処理部として用いることができるので、多重障害に対しても高い信頼性を維持しながら障害の復旧を行なうことができる。

【0157】請求項3、20記載の本発明によれば、論理処理部が複数そなえられている場合、予備論理処理部を、複数の論理処理部のうちの特定の論理モジュールと同一の論理回路構成に予め構成しておくことにより、予備論理処理部に予め構成されたものと同一の機能を有する論理処理部に障害が発生した場合、復旧に要する時間を短縮でき、装置の処理速度向上に寄与することができる利点がある。

【0158】さらに、請求項4、21記載の本発明によれば、記憶手段をそなえ、障害の発生した論理処理部に

代えて予備論理処理部を使用している代替使用情報を記憶しておき、代替使用以後の電源投入若しくはリセット時においても、装置は障害を検出することなくIPL処理を行なえるので、装置の高信頼化に寄与できる。また、請求項5、22記載の本発明によれば、論理処理部が給電禁止手段としての機能を有することにより、未使用状態の予備論理処理部もしくは障害発生後の論理処理部に対する給電を禁止することができ、装置の消費電力を節約することができる。

【0159】さらに、請求項6、23記載の本発明によれば、データ保持手段、障害論理要素診断手段および再構成データ計算手段が、複数の論理処理部に対して共通にそなえられていることにより、装置の省スペース化により装置の小型化ひいては低価格化を実現することができ、さらに、装置の機能を遠隔して分けることができるでの、設計の自由度も向上する。

【0160】また、請求項12、24～28記載の本発明の自己修復機能付き情報処理装置によれば、論理処理部と、予備論理構成要素と、データ保持手段と、障害検出手段と、障害論理要素診断手段と、再構成データ計算手段と、再構成手段とをそなえ、情報処理装置におけるさまざまな構成要素の障害に対してその構成要素を元來の正常な機能を再現できるように自動的に再構成することにより、多重障害に対応しつつ装置を小型化、低価格化することができる利点がある。

【0161】さらに、請求項13記載の本発明によれば、記憶手段をそなえたことにより、電源投入時若しくはリセット時においても、装置は障害を検出することなくIPL処理を行なえるので、装置の高信頼化に寄与できる利点がある。また、請求項14記載の本発明によれば、給電禁止手段としての機能を有することにより、障害の発生要因にかかる論理構成要素に対する給電を禁止することができるので、装置の消費電力を節約することができる利点もある。

【0162】さらに、請求項15記載の本発明によれば、通知手段としての機能を有することにより、予備論理構成要素の数を管理することができるので、装置の信頼性向上に寄与することができる。また、請求項16記載の本発明によれば、複数の予備論理構成要素が、論理処理部内に予め設けられているので、障害の発生した論理処理部を用いて回路を再構成することができ、装置の省スペース化により小型化ひいては低価格化を図ることができる。

【0163】さらに、請求項17記載の本発明によれば、予備論理構成要素を外部から追加することができるでの、同一の論理処理部の障害に対する多数回の障害に対しても、高い信頼性を維持しながら復旧を行なうことができ、自己修復機能を飛躍的に向上させることができ。また、請求項18記載の本発明によれば、論理処理部が複数そなえられている場合、予備論理構成要素とし

て、当該障害の発生した論理処理部以外の論理処理部における論理構成要素を用いられることにより、論理処理部毎の機能における装置の運用上の優先順位に基づいた柔軟な自己修復機能を実現することができる。

【図面の簡単な説明】

【図1】(a), (b)は第1の発明の原理ブロック図である。

【図2】(a), (b)は第2の発明の原理ブロック図である。

【図3】本発明の第1実施例にかかる、科学観測を行なうような人工衛星に搭載された自己修復機能付き情報処理装置の概略を示すブロック図である。

【図4】本発明の第1実施例にかかる自己修復機能付き情報処理装置を詳細に示すブロック図である。

【図5】(a), (b)は本発明の第1実施例の動作を説明するためのブロック図である。

【図6】本発明の第1実施例の動作を説明するためのフローチャートである。

【図7】本発明の第1実施例にかかる、メモリにおける論理セルテーブルを示す図である。

【図8】再構成データ計算手段において算出された再構成データを示す図である。

【図9】本発明の第2実施例にかかる自己修復機能付き情報処理装置を示すブロック図である。

【図10】(a), (b)は使用可能／不可能状態にある論理セルの割合を示す図である。

【図11】障害発生時の使用可能／不可能状態にある論理セルの割合の一例を示す図である。

【図12】MPUが作成した第1テーブル及び第2テーブルを示す図である。

【図13】障害復旧時の使用可能／不可能状態にある論理セルの割合の一例を示す図である。

【図14】障害が発生したFPGAについて、自身の使用可能なセル数よりも少ない論理回路を再構成するための予備論理回路とすることができることを説明する図である。

【図15】本発明の第2実施例の動作を説明するためのフローチャートである。

【図16】本発明の第3実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図である。

【図17】本発明の第3実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図である。

【図18】本発明の第4実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図である。

【図19】本発明の第4実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図である。

【図20】本発明の第5実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図である。

【図21】本発明の第5実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図である。

【図22】本発明の第6実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図である。

【図23】本発明の第6実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図である。

【図24】本発明の第7実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図である。

【図25】本発明の第7実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図である。

【図26】本発明の第8実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図である。

【図27】本発明の第8実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図である。

【図28】本発明の第9実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図である。

【図29】本発明の第9実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図である。

【図30】本発明の第9実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図である。

【図31】自己修復機能付き情報処理装置を示すブロック図である。

【符号の説明】

1 論理処理部

1 A 論理構成要素

2 予備論理処理部

3 データ保持手段

4 障害検出手段

5 再構成手段

6 情報処理装置

7 予備論理構成要素

7 A 論理構成要素

7 B 予備論理構成要素

8 再構成データ保持手段

9 障害検出手段

10 論理構成要素診断手段

11 再構成データ計算手段

12 再構成手段

13 論理処理部

14 情報処理装置

20 マイクロプロセッサ(再構成計算手段、給電禁止手段、通知手段)

21 障害検出手回路(障害検出手段)

22 再構成データ保持機構(再構成データ保持手段)

23 アダプタ

24 コマンド管制装置

25 メモリ

25 A 論理セルテーブル

26 DSP部としてのFPGA

27 DMAコントローラとしてのFPGA

28 タイマとしてのFPGA

29 アダプタ群

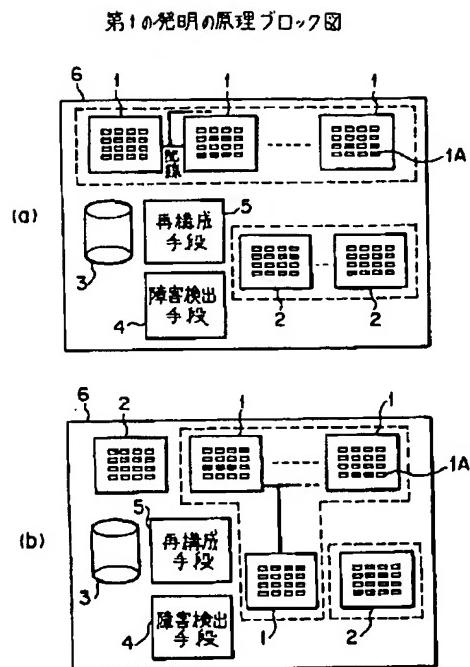
- | | |
|----------------------------|---|
| 3 0 再構成機構 | 9 8 予備論理セル |
| 3 2 給電禁止手段 | 9 9 予備FPGA |
| 3 3 通知手段 | 1 0 0 第2情報処理装置 |
| 3 4, 3 4 A FPGA | 1 0 1 通信手段 |
| 3 4 B 予備論理セル | 1 0 2 予備FPGA実装領域 |
| 3 5 再構成データ計算手段 | 1 0 3 論理セル群 |
| 3 6 障害発生要因の論理セル | 1 0 4 障害発生した論理セル |
| 3 7 予備論理セル | 1 0 5 使用不可となった論理セル |
| 3 8 論理セル | 1 1 1 障害検出回路(障害検出手段) |
| 4 0 データ転送バス | 1 1 2, 1 1 4, 1 1 5, 1 1 7 A, 1 1 7 B FPG A(論理処理部) |
| 4 1 診断バス | 1 1 3 再構成データ保持機構(再構成データ保持手 段) |
| 4 2 リセットバス | 1 1 6 メモリ |
| 4 3 DV/RVバス | 1 1 6 A 論理セルテーブル |
| 5 2 再構成実行部 | 1 1 8 DPR |
| 5 7 スキャンチェック回路(障害論理要素診断手段) | 1 1 9 スキャンチェック回路 |
| 5 8 シリアルメモリ | 1 2 0 インターフェイス接続部 |
| 5 9 基準値格納領域 | 1 2 1 再構成機構(再構成手段) |
| 6 1 集積回路群 | 2 0 1 2 2 再構成実行部 |
| 6 2 ユニット | 1 2 3 DV/RVバスインターフェイス |
| 6 3 障害が発生した論理セル | 1 3 0 集積回路 |
| 6 4 予備集積回路群 | 1 3 1 ハードディスク |
| 6 5 - 1 ~ 6 5 - 8 集積回路 | 1 3 2 フロッピーディスク |
| 7 1 ユニット群 | 1 3 3, 1 3 4 論理モジュール |
| 7 2 情報処理器 | 1 3 5 論理バス |
| 7 4 予備ユニット群 | 1 3 6 論理セル |
| 7 5 - 1 ~ 7 5 - 3 ユニット | 1 4 1 集積回路 |
| 8 1 情報処理器群 | 1 4 2 バス |
| 8 2 情報処理システム | 3 0 1 4 3 ~ 1 4 8 論理モジュール |
| 8 4 予備情報処理器群 | 1 4 9 論理セル |
| 8 5 - 1 ~ 8 5 - 3 情報処理器 | 1 5 0, 1 5 1 障害発生した論理セル |
| 9 1 障害セル診断手段 | 1 5 2 障害検出回路 |
| 9 2, 9 7 通信手段 | 1 5 3 再構成データ計算手段 |
| 9 3 第1情報処理装置 | 1 5 4 再構成データ保持機構 |
| 9 4 障害診断指示信号 | |
| 9 5 再構成データ | |
| 9 6 第2情報処理装置 | |

【図7】

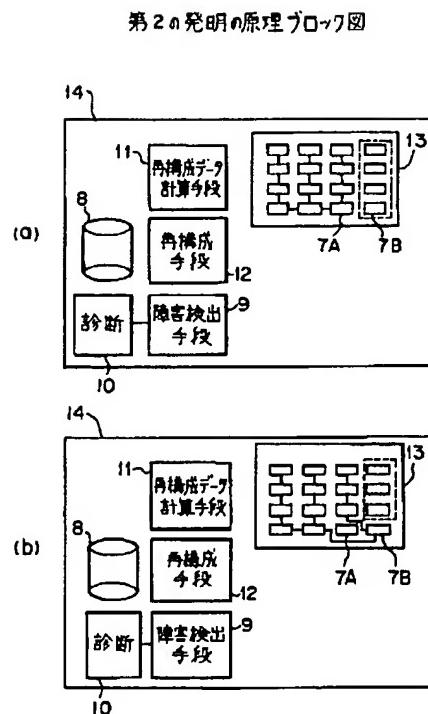
本発明の第1実施例にかかる、メモリにおける論理
セルテーブルを示す図

| 25A | | | |
|-----|---------|--------|------|
| 項 | 座標(x,y) | 機能 | 状態 |
| 1 | (1,1) | Type 1 | 使用可能 |
| 2 | (1,2) | Type 3 | 使用不可 |
| 3 | (1,3) | Type 2 | 使用可能 |
| : | | | |
| N | (X,Y) | | 予備 |

【図1】

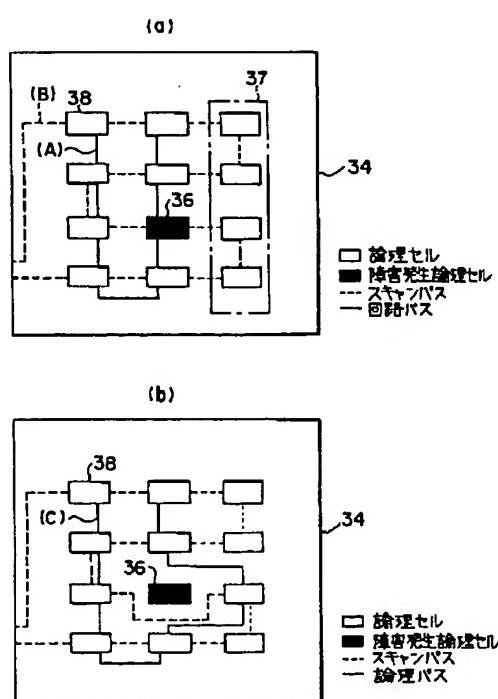


【図2】



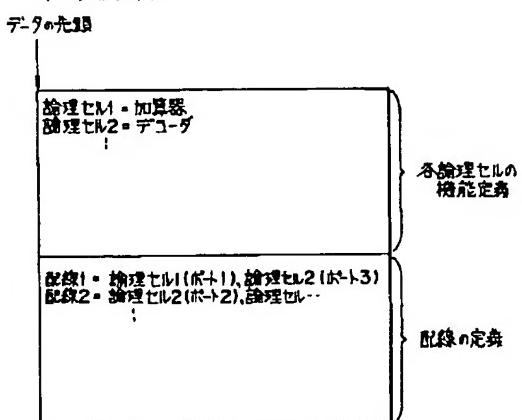
【図5】

本発明の第1実施例の動作を説明するためのブロック図



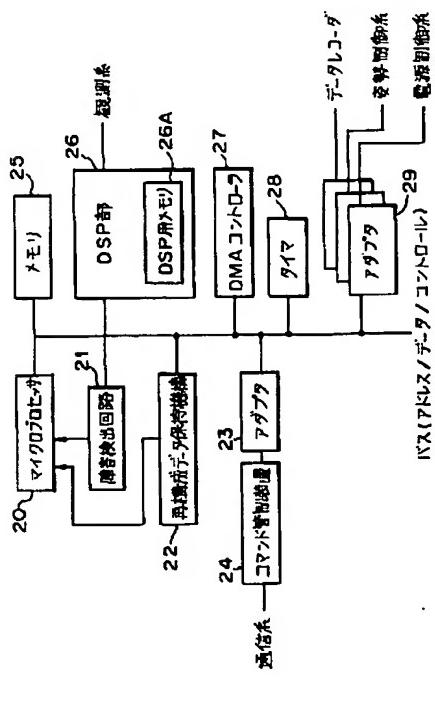
【図8】

再構成データ計算手段において算出された再構成データを示す図



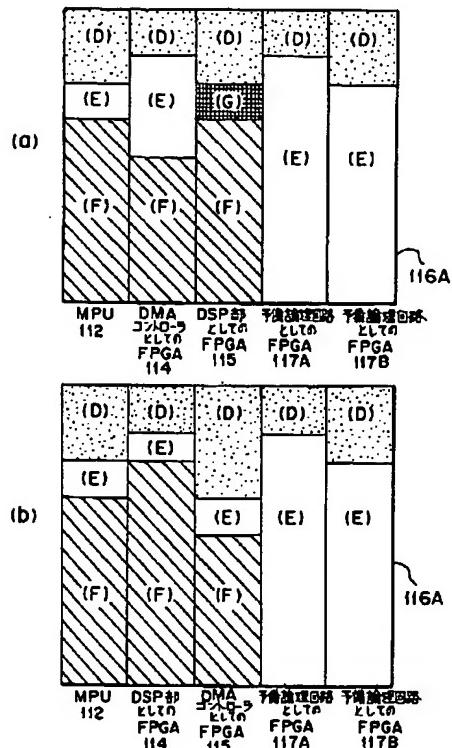
【図3】

本発明の第1実施例にかかる、科学観測を行なうよう人工衛星に搭載された自己修復機能付き情報処理装置の概略を示すブロック図



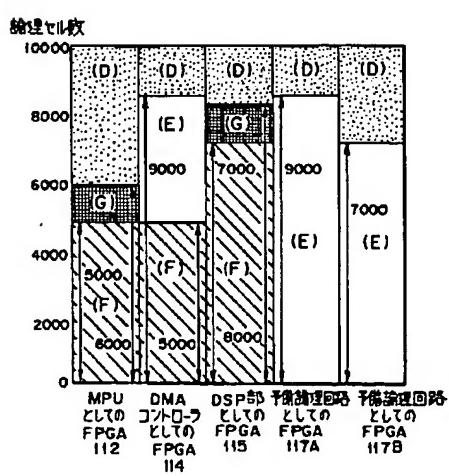
【図10】

使用可能 / 不可能状態にある論理セルの割合を示す図



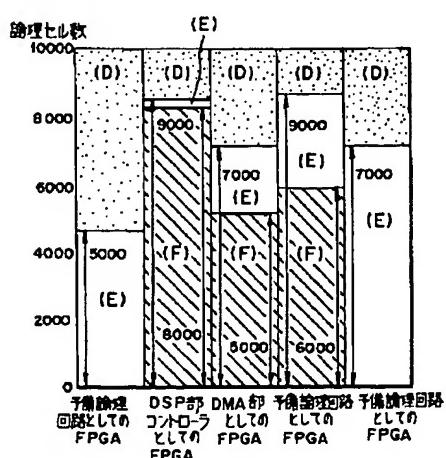
【図11】

障害発生時の使用可能 / 不可能状態にある論理セルの割合の一例を示す図



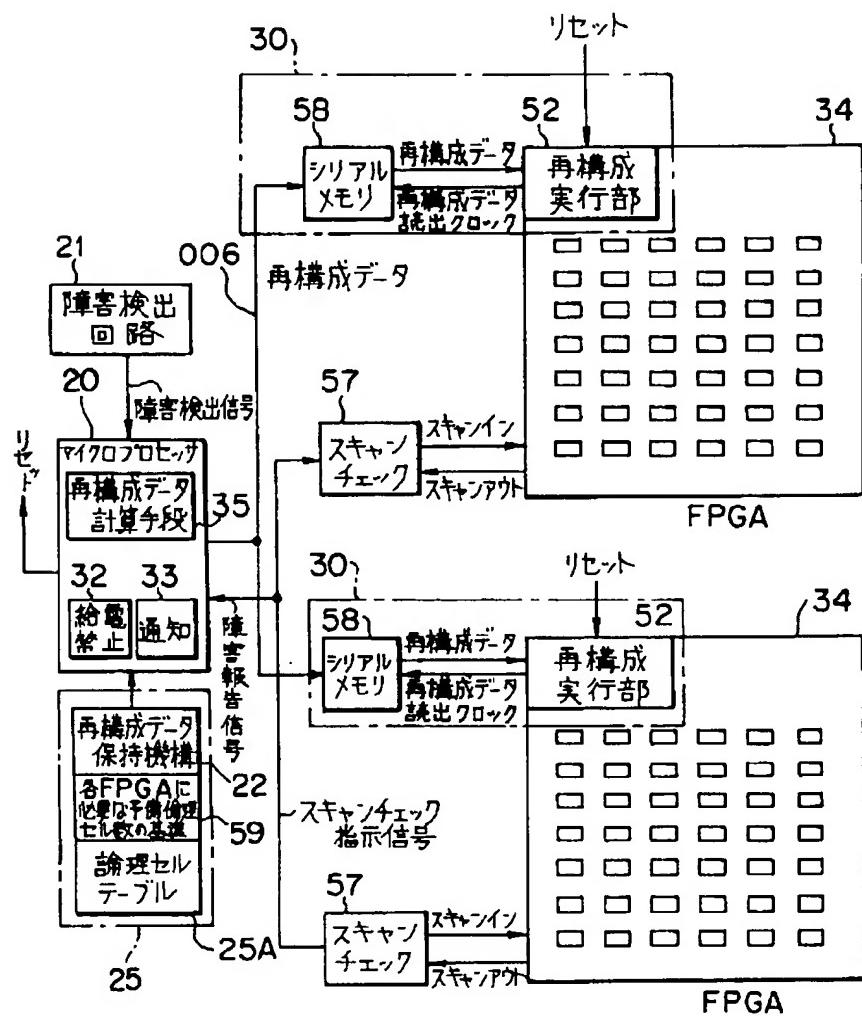
【図13】

障害復旧時の使用可能 / 不可能状態にある論理セルの割合の一例を示す図



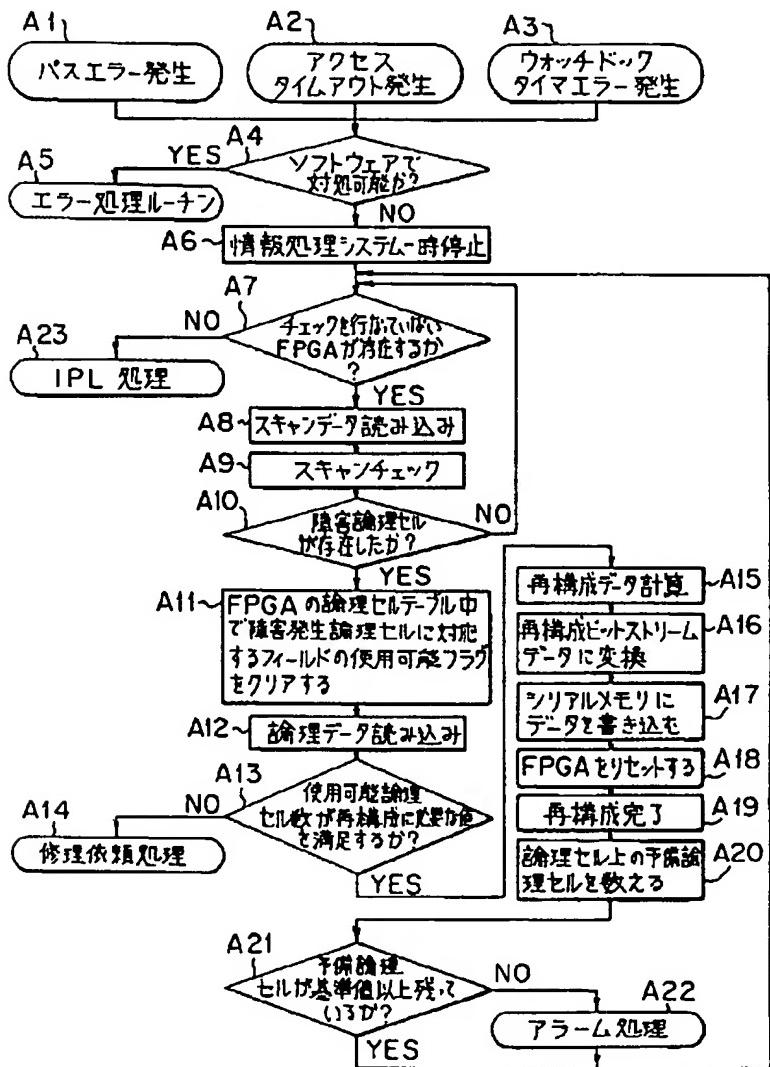
[図4]

本発明の第1実施例にかかる自己修復機能付き情報処理装置を詳細に示すブロック図



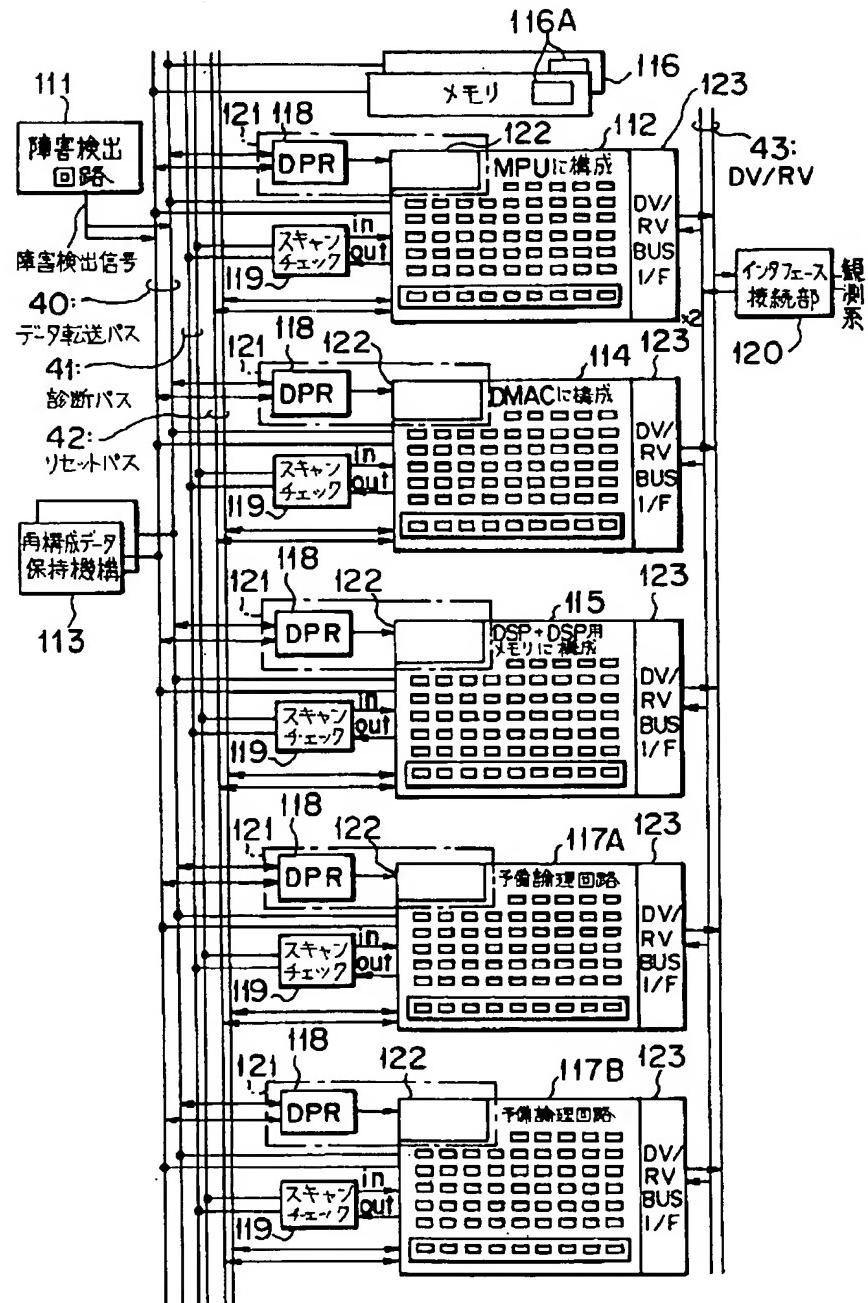
[図6]

本発明の第1実施例の動作を説明するためのフローチャート



【図9】

本発明の第2実施例にかかる自己修復機能付き
情報処理装置を示すブロック図



【図12】

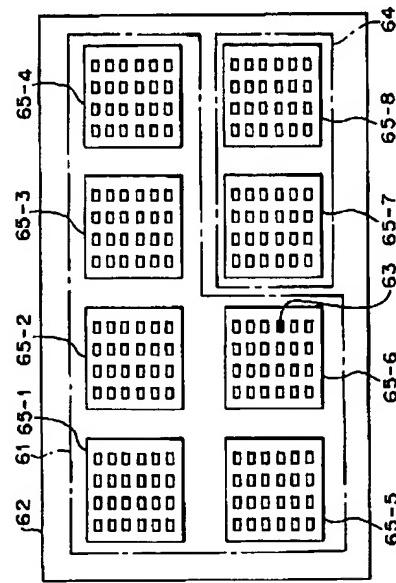
MPUが作成した第1テーブル及び第2テーブルを示す図

| FPGA | 第1テーブル | | 第2テーブル | |
|------|-----------|-----------|---------|----------|
| | 使用可能なビット数 | 比較 | 機能回路の端地 | 必要な論理セル数 |
| 114 | 9000 | DSP部 | 6000 | 6000 |
| 117A | 9000 | MPU | 6000 | 6000 |
| 115 | 7000 | OMAコントローラ | 5000 | 5000 |
| 116 | 7000 | 子網論理回路 | 0 | 0 |
| 117B | 5000 | 子網論理回路 | 0 | 0 |
| 112 | | | | |

各項目に記載する中の中のビット数が
テーブル2中のビット数より多いか?

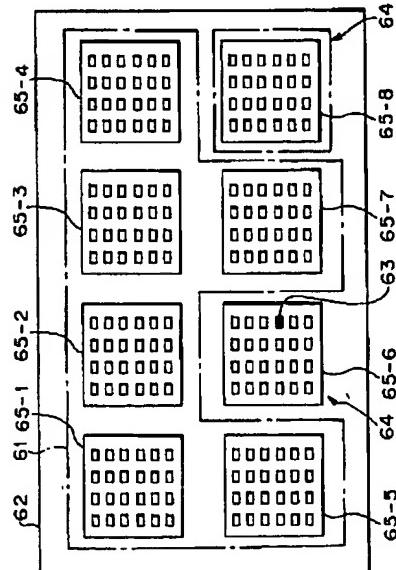
【図16】

本発明の第3実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図



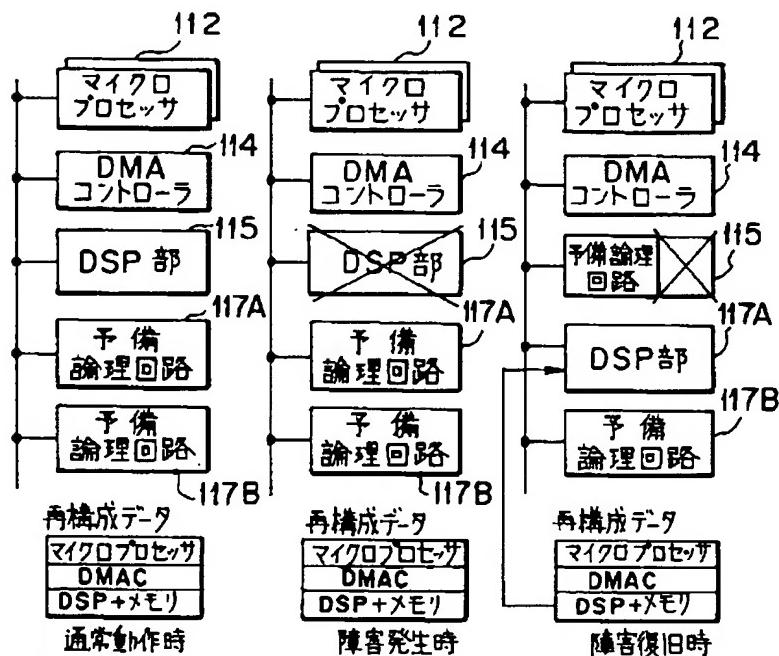
【図17】

本発明の第3実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図

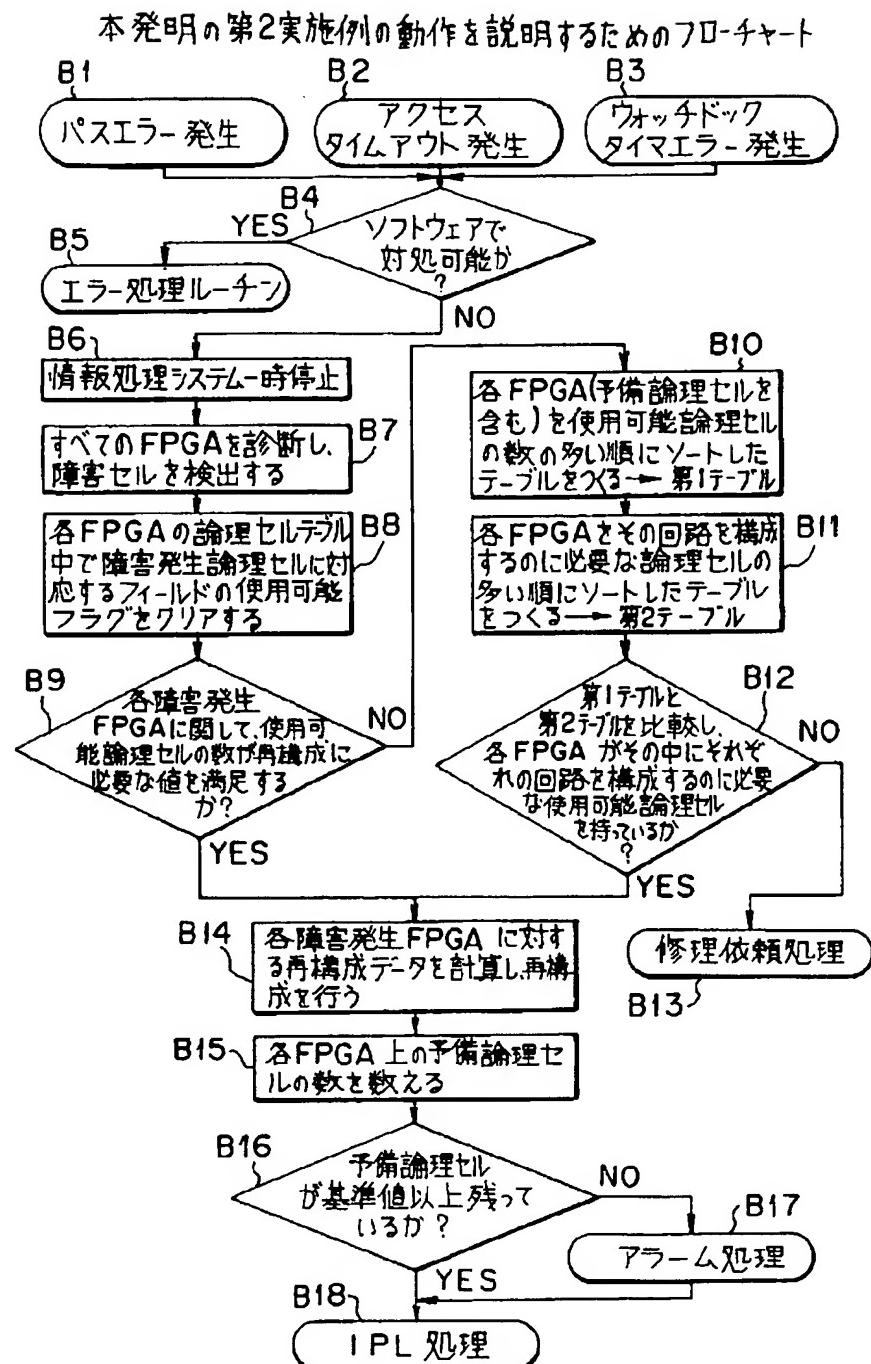


【図14】

障害が発生したFPGAについて、自身の使用可能なセル数よりも少ない論理回路を再構成するための予備論理回路とすることができるることを説明する図

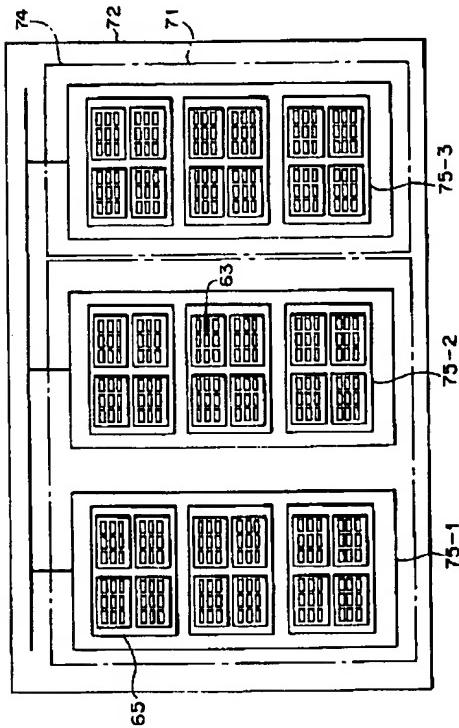


【図15】



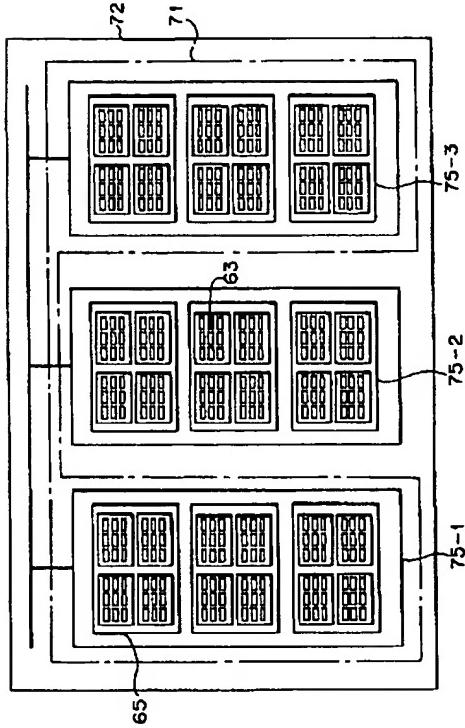
【図18】

本発明の第4実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図



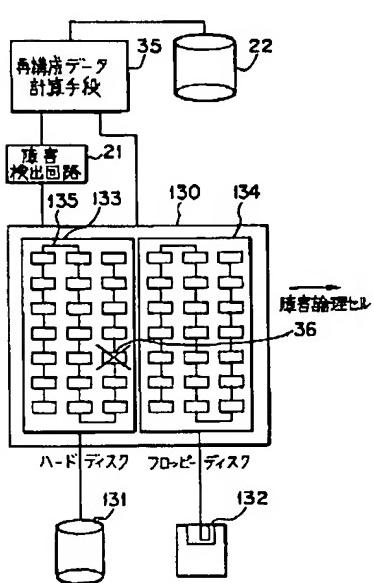
【図19】

本発明の第4実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図



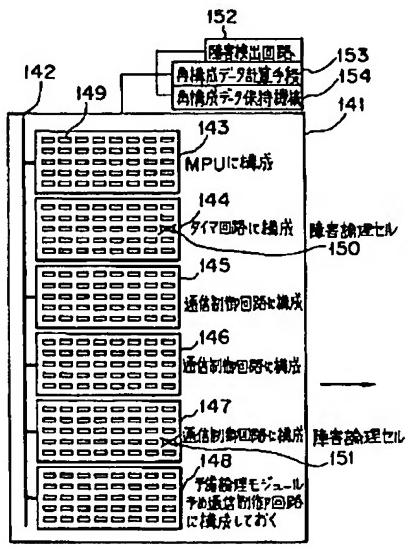
【図26】

本発明の第8実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図



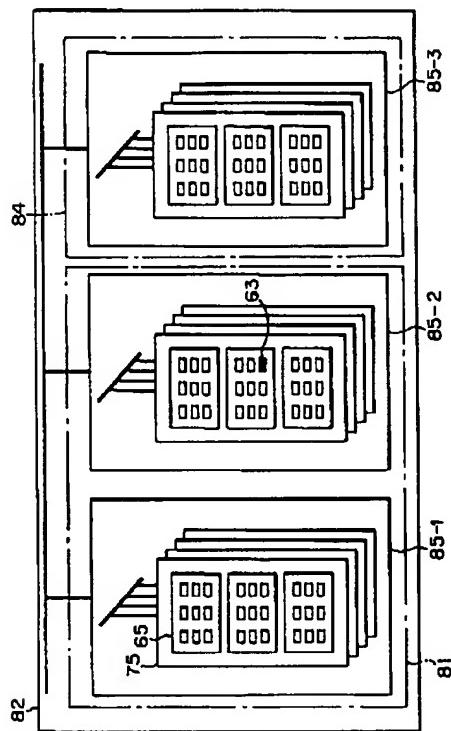
【図28】

本発明の第9実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図



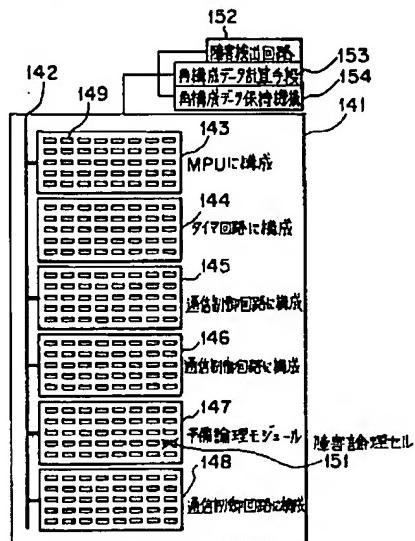
【図20】

本発明の第5実施例にかかる自己修復機能付き
情報処理装置の要部を示すブロック図



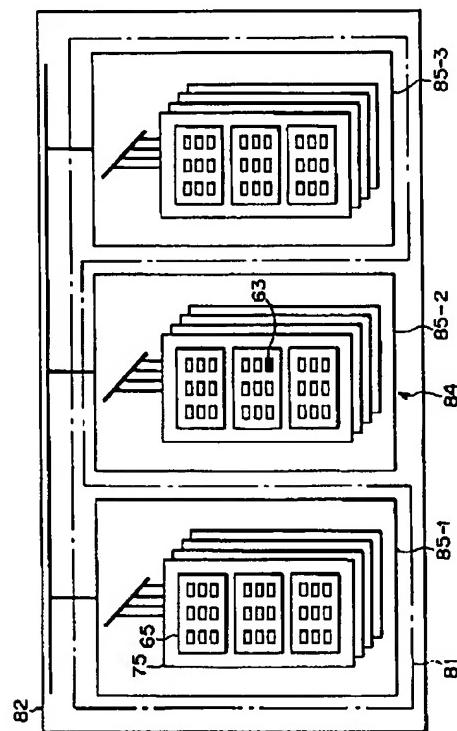
【図29】

本発明の第9実施例にかかる自己修復機能付き
情報処理装置の要部を示すブロック図



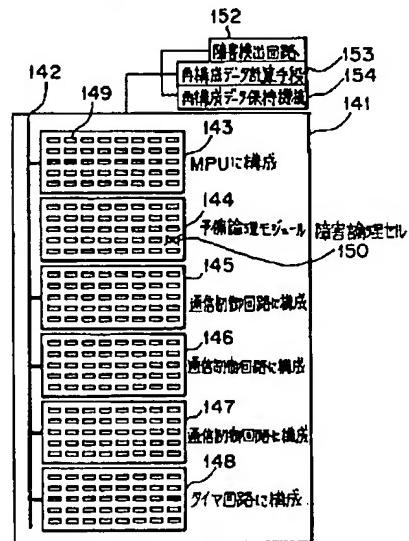
【図21】

本発明の第5実施例にかかる自己修復機能付き
情報処理装置の要部を示すブロック図

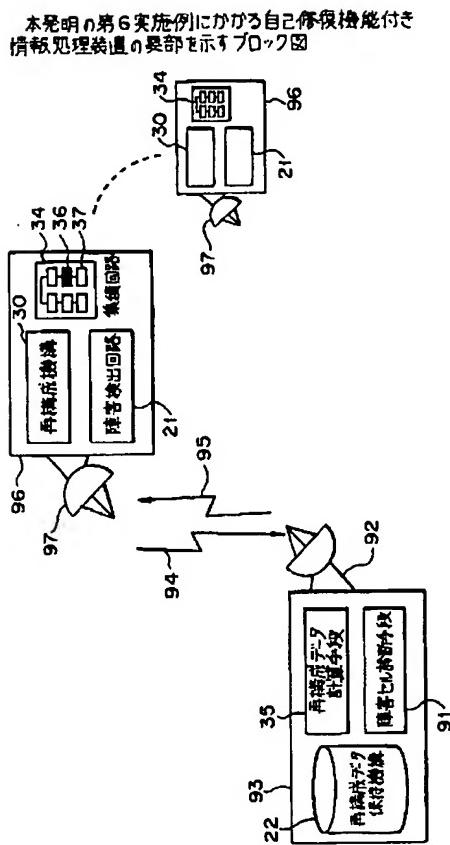


【図30】

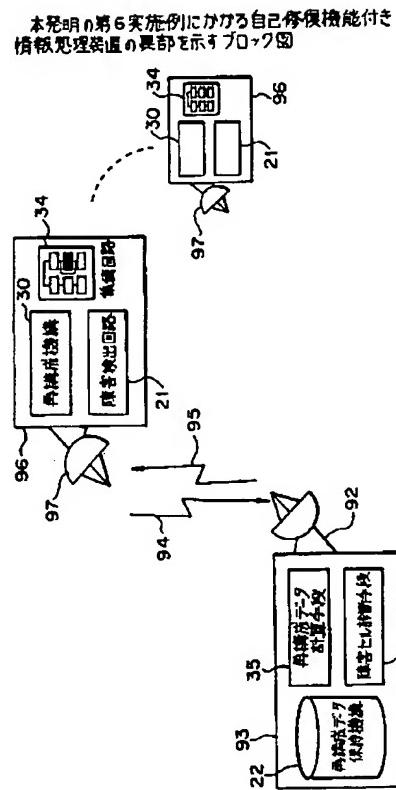
本発明の第9実施例にかかる自己修復機能付き
情報処理装置の要部を示すブロック図



【図22】

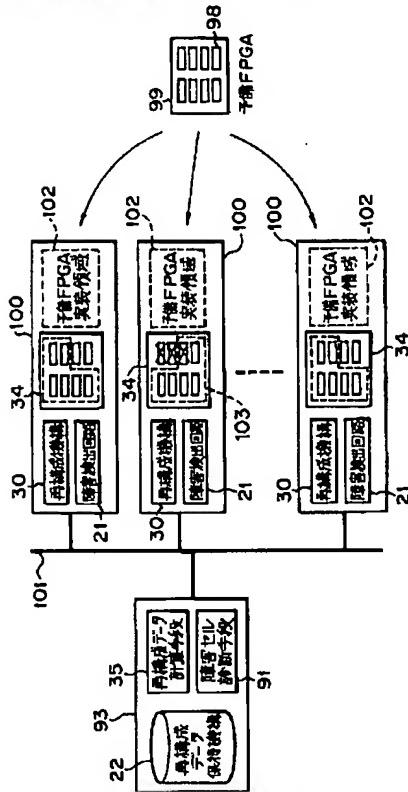


【図23】



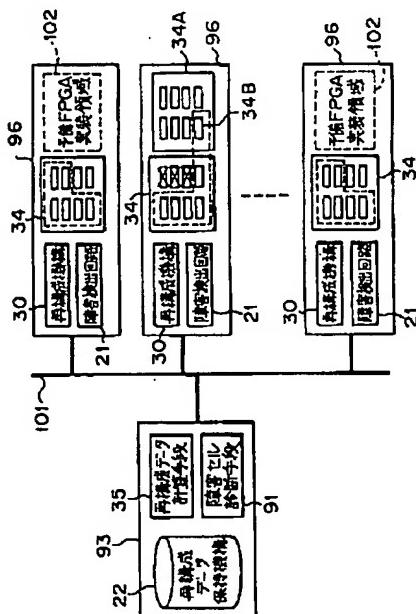
【図24】

本発明の第7実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図



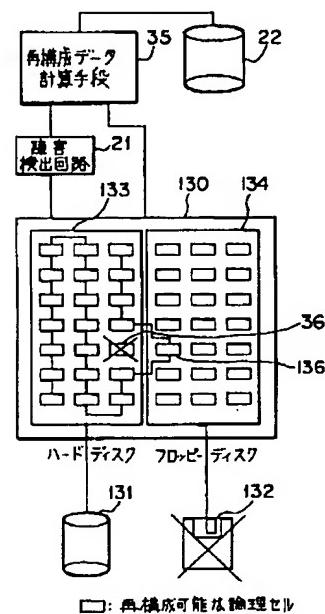
【図25】

本発明の第7実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図



【図27】

本発明の第8実施例にかかる自己修復機能付き情報処理装置の要部を示すブロック図



【図31】

自己修復機能付き情報処理装置を示すブロック図

